

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
высшего образования - программы бакалавриата
по направлению подготовки
09.03.01 Информатика и вычислительная техника,
утвержденной первым проректором РУТ (МИИТ)
Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Автоматизированное проектирование средств вычислительной техники

Направление подготовки: 09.03.01 Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде
электронного документа выгружена из единой
корпоративной информационной системы управления
университетом и соответствует оригиналу

Простая электронная подпись, выданная РУТ (МИИТ)
ID подписи: 4196
Подписал: заведующий кафедрой Желенков Борис
Владимирович
Дата: 14.05.2024

1. Общие сведения о дисциплине (модуле).

Целями освоения дисциплины (модуля) «Автоматизированное проектирование средств вычислительной техники» являются:

- формирование у студентов целостных представлений о принципах автоматизированного проектирования;
- изучение и освоение современных САПР средств вычислительной техники.

Задачами дисциплины (модуля) являются:

- ознакомление с принципами автоматизированного проектирования средств вычислительной техники;
- изучение этапов автоматизированного проектирования средств вычислительной техники и структуры современных САПР средств вычислительной техники;
- получение навыков автоматизированного проектирования средств вычислительной техники в среде современных САПР.

Дисциплина предназначена для получения знаний, необходимых для решения следующих профессиональных задач (в соответствии с видами деятельности):

Организационно-управленческая деятельность

- контроль использования разрабатываемых сетевых устройств и программного обеспечения;
- оценка производительности сетевых устройств и эффективности программного обеспечения;

Проектная деятельность

- определение первоначальных требований заказчика к ИС и возможности их реализации в ИС на этапе предконтрактных работ;
- проектирование и дизайн ИС;
- разработка функциональных тестов и элементов среды верификации моделей интегральной схемы и ее составных б-о- разработка функциональных тестов для моделей сложнофункциональных блоков (СФ - блоков) и ИС на языках описания и верификации аппаратуры.

Производственно-технологическая деятельность

- разработка архитектуры ИС;
- разработка прототипов ИС;
- размещение и соединение элементов электрических схем стандартных ячеек библиотеки;
- проверка топологии на соответствие правилам проектирования, генерация файлов для синтеза топологии;

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ОПК-4 - Способен участвовать в разработке стандартов, норм и правил, а также технической документации, связанной с профессиональной деятельностью;

ОПК-7 - Способен участвовать в настройке и наладке программно-аппаратных комплексов;

ПК-6 - Способность выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем .

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- современное состояние уровня и направлений развития вычислительной техники и программных средств;
- основные алгоритмы типовых численных методов решения математических задач;
- языки программирования;
- структуру локальных и глобальных компьютерных сетей.

Уметь:

- работать в качестве пользователя персонального компьютера;
- использовать внешние носители информации для обмена данными между машинами;
- создавать резервные копии данных и программ;
- использовать языки и системы программирования работать с программными средствами общего назначения;
- использовать основные приемы обработки экспериментальных данных;
- подготовить проектно-конструкторскую документацию разрабатываемых изделий и устройств с применением электронно-вычислительных машин.

Владеть:

- навыками и методами поиска и обмена информацией в глобальных и локальных компьютерных сетях;
- техническими и программными средствами защиты информации при работе с компьютерными сетями, включая навыками работы с программными средствами общего назначения, соответствующими современным

требованиям мирового рынка, включая приемы антивирусной защиты;

- навыками и методами поиска и обмена информацией в глобальных и локальных компьютерных сетях;

- техническими и программными средствами защиты информации при работе с компьютерными сетями, включая навыками работы с программными средствами общего назначения, соответствующими современным требованиям мирового рынка, включая приемы антивирусной защиты.

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 4 з.е. (144 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов	
	Всего	Семестр №7
Контактная работа при проведении учебных занятий (всего):	64	64
В том числе:		
Занятия лекционного типа	32	32
Занятия семинарского типа	32	32

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 80 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	<p>Основные положения автоматизированного проектирования СВТ</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - цели и задачи автоматизированного проектирования средств вычислительной техники (СВТ); - принцип системного подхода к проектированию СВТ; - схема процесса проектирования.
2	<p>Автоматизированное проектирование средств вычислительной техники в среде современных САПР</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - история развития и функциональные возможности современных САПР СВТ; - принципы построения САПР; - состав САПР.
3	<p>Обеспечение САПР</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - техническое обеспечение САПР; - математическое обеспечение САПР; - программное обеспечение САПР; - информационное обеспечение САПР; - лингвистическое обеспечение САПР.
4	<p>Функциональные возможности P-CAD 2006</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - общие характеристики системы; - основные модули и структура системы; - этапы автоматизированного проектирования печатных плат(ПП) в среде P-CAD 2006 ; - этапы автоматизированного проектирования печатных плат в среде P-CAD 2006; - сравнительный анализ P-CAD 2006 и P-CAD 2004.
5	<p>Функциональные возможности Altium Designer</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - общие характеристики системы; - основные модули и структура системы; - этапы автоматизированного проектирования печатных плат в среде Altium Designer; - этапы автоматизированного проектирования печатных плат; - сравнительный анализ САПР P-CAD и Altium Designer.
6	<p>Этапы автоматизированного проектирования печатных плат в среде OrCAD_16.5</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - этапы автоматизированного проектирования печатных плат; - моделирование принципиальных схем в среде P-SPICE; - сравнительный анализ САПР P-CAD , Altium Designer и OrCAD.
7	<p>Функциональный этап автоматизированного проектирования СВТ</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - задачи, решаемые на различных уровнях функционального этапа; - задачи системного уровня; - задачи функционального уровня; - задачи функционально-логического уровня.
8	<p>Системы моделирования на функционально-логическом уровне</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - принципы построения моделей схем; - ранжирование модели;

№ п/п	Тематика лекционных занятий / краткое содержание
	- многозначное моделирование; - событийное моделирование.
9	Синхронное и асинхронное моделирование Рассматриваемые вопросы: - идеи синхронного; - идеи асинхронного моделирования.
10	Особенности моделирования схем с обратными связями и элементами с памятью Рассматриваемые вопросы: - основные принципы моделирования схем с обратными связями и элементами с памятью; - примеры реализации.
11	Автоматизация синтеза тестов для контроля и диагностики СВТ Рассматриваемые вопросы: - назначение и классификация тестов; - вероятностный и детерминированный методы синтеза тестов; - методы отбора тестов для контроля и диагностики.
12	Конструкторско-технологический этап автоматизированного проектирования СВТ Конструкторско-технологический этап автоматизированного проектирования СВТ
13	Задача покрытия функциональной схемы узла схемой соединения типовых конструктивных компонентов Рассматриваемые вопросы: - критерии эффективности и ограничения; - математическая постановка задачи; - методы ее решения.
14	Размещение компонентов на печатной плате. Асинхронное моделирование Рассматриваемые вопросы: - постановка задачи; - критерии эффективности и ограничения; - методы размещения компонентов на печатной плате; - идеи методов; - трассировка межэлементных соединений на печатной плате; - трассировка межэлементных соединений на печатной плате; - подготовка к собственно трассировке; - идеи асинхронного моделирования; - применение асинхронного моделирования.
15	Методы распределения проводников по слоям Рассматриваемые вопросы: - методы определения порядка трассировки проводников; - методы трассировки; - примеры реализации; - стандартизация СВТ; - оформление конструкторско-технологической документации.
16	Стандартизация и оформление документации Рассматриваемые вопросы: - стандартизация СВТ; - оформление конструкторско-технологической документации.

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	Лабораторная работа №1 В результате работы студент изучил: создание нового компонента в среде P-CAD.
2	Лабораторная работа №2 В результате работы студент изучил: создание, редактирование и проверка принципиальной схемы заданного СBT в среде P-CAD.
3	Лабораторная работа №3 В результате работы студент изучил: разработку печатной платы СBT в среде P-CAD.
4	Лабораторная работа №4 В результате работы студент изучил: создание нового компонента в среде Altium Designer.
5	Лабораторная работа №5 В результате работы студент изучил: создание, редактирование и проверка принципиальной схемы заданного СBT в среде Altium Designer.
6	Лабораторная работа №6 В результате работы студент изучил: разработку печатной платы заданного СBT в среде Altium Designer.
7	Лабораторная работа №7 В результате работы студент изучил: создание, редактирование и моделирование принципиальной схемы заданного СBT в среде OrCAD.
8	Лабораторная работа №8 В результате работы студент изучил: создание, редактирование принципиальной схемы заданного СBT в среде P-CAD.
9	Лабораторная работа №9 В результате работы студент изучил: предварительную обработку печатной платы СBT в среде P-CAD.
10	Лабораторная работа №10 В результате работы студент изучил: редактирование нового компонента в среде Altium Designer.
11	Лабораторная работа №11 В результате работы студент изучил: проведение проверки принципиальной схемы заданного СBT в среде Altium Designer.
12	Лабораторная работа №12 В результате работы студент изучил: разметку печатной платы заданного СBT в среде Altium Designer.
13	Лабораторная работа №13 В результате работы студент изучил моделирование принципиальной схемы заданного СBT в среде OrCAD.
14	Лабораторная работа №14 В результате работы студент изучил: проверка принципиальной схемы заданного СBT в среде Altium Designer
15	Лабораторная работа №15 В результате работы студент изучил: разработку печатной платы заданного СBT в среде Altium Designer
16	Лабораторная работа №16 В результате работы студент изучил: моделирование принципиальной схемы заданного СBT в среде OrCAD

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Работа с лекционным материалом
2	Подготовка к лабораторным работам
3	Выполнение курсового проекта.
4	Подготовка к промежуточной аттестации.
5	Подготовка к текущему контролю.

4.4. Примерный перечень тем курсовых проектов

А.«Разработка учебной печатной платы сопроцессора с архитектурой RISK

в среде Altium Designer (P-CAD). »

Б. «Разработка учебной печатной платы программируемого логического контроллера на многокристальном микропроцессоре в среде Altium Designer (P-CAD). »

Целью работы является приобретение навыков автоматизированного проектирования сложных устройств ЭВМ в среде современных САПР.

Содержание отчета по курсовому проекту:

1. Титульный лист
2. Структурная схема заданного устройства
3. Описание функционирования заданного устройства
4. Разработанная в среде САПР принципиальная схема заданного устройства
5. Отчет по проверке принципиальной схемы средствами САПР
6. Разработанная в среде САПР печатная плата устройства
7. Отчет по проверке печатной платы устройства средствами САПР
8. Выводы по работе

Варианты тем курсовых проектов

По теме А

№ вар Параметры процессора

1. Восьмиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ1
2. Восьмиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ1
3. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ1
4. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ1
5. Восьмиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ2
6. Восьмиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ2
7. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ2
8. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ2
9. Восьмиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ2
10. Восьмиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ2
11. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ2
12. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС1 и БМУ К1804ВУ2
13. Восьмиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ1
14. Восьмиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ1
15. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ1
16. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС2 и БМУ К1804ВУ1
17. Восьмиразрядный процессор с архитектурой i8080 на базе ЦПЭ К589ИК02 и БМУ К589ИК01
18. Восьмиразрядный процессор с архитектурой i8086 на базе ЦПЭ К589ИК02 и БМУ К589ИК01

19. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К589ИК02 и БМУ К589ИК01
20. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К589ИК02 и БМУ К589ИК01
21. Восемьразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС1 и БМУ К589ИК01
22. Восемьразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС1 и БМУ К589ИК01
23. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС1 и БМУ К589ИК01
24. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС1 и БМУ К589ИК01
25. Восемьразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС2 и БМУ К589ИК01
26. Восемьразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС2 и БМУ К589ИК01
27. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К1804ВС2 и БМУ К589ИК01
28. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К1804ВС2 и БМУ К589ИК01
29. Восемьразрядный процессор с архитектурой i8080 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ1
30. Восемьразрядный процессор с архитектурой i8086 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ1
31. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ1
32. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ1
33. Восемьразрядный процессор с архитектурой i8080 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ2
34. Восемьразрядный процессор с архитектурой i8086 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ2
35. Шестнадцатиразрядный процессор с архитектурой i8080 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ2
36. Шестнадцатиразрядный процессор с архитектурой i8086 на базе ЦПЭ К589ИК02 и БМУ К1804ВУ2

По теме Б

№ вар Архитектура и параметры контроллера

1. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K1804
(параметры: ПП - 256Б, ПД – 256Б, ВВОД-32б, ВЫВОД-4б)
2. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K1804
(параметры: ПП - 256Б, ПД – 128Б, ВВОД-16б, ВЫВОД-16б)
3. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K1804
(параметры: ПП - 256Б, ПД – 256Б, ВВОД-32б, ВЫВОД-16б)
4. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K1804
(параметры: ПП - 4096Б, ПД – 1024Б, ВВОД-4б, ВЫВОД-8б)
5. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K1804
(параметры: ПП - 256Б, ПД – 64Б, ВВОД-8б, ВЫВОД-4б)
6. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K1804
(параметры: ПП - 1024Б, ПД – 256Б, ВВОД-8б, ВЫВОД-8б)
7. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K589
(параметры: ПП - 1024Б, ПД – 512Б, ВВОД-4б, ВЫВОД-8б)
8. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K589
(параметры: ПП - 1024Б, ПД – 64Б, ВВОД-8б, ВЫВОД-4б)
9. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K589
(параметры: ПП - 1024Б, ПД – 512Б, ВВОД-8б, ВЫВОД-8б)
10. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K589
(параметры: ПП - 1024Б, ПД – 256Б, ВВОД-8б, ВЫВОД-8б)
11. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K589
(параметры: ПП - 1024Б, ПД – 512Б, ВВОД-16б, ВЫВОД-8б)
12. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K1804 (параметры: ПП - 2048Б, ПД –

256Б, ВВОД-8б, ВЫВОД-4б)

13. Программируемый логический контроллер с гарвардской архитектурой на базе микросхем серии K1804

(параметры: ПП - 512Б, ПД – 2048Б, ВВОД-4б, ВЫВОД-4б)

14. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K1804 (параметры: ПП - 2048Б, ПД – 256Б, ВВОД-16б, ВЫВОД-4б)

15. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K1804 (параметры: ПП - 2048Б, ПД – 64Б, ВВОД-4б, ВЫВОД-12б)

16. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K1804 (параметры: ПП - 2048Б, ПД – 128Б, ВВОД-12б, ВЫВОД-4б)

17. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K1804 (параметры: ПП - 2048Б, ПД – 512Б, ВВОД-8б, ВЫВОД-4б)

18. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K1804 (параметры: ПП - 2048Б, ПД – 256Б, ВВОД-12б, ВЫВОД-4б)

19. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K589 (параметры: ПП - 512Б, ПД – 256Б, ВВОД-8б, ВЫВОД-8б)

20. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K589 (параметры: ПП - 256Б, ПД – 512Б, ВВОД-16б, ВЫВОД-4б)

21. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K589 (параметры: ПП - 256Б, ПД – 64Б, ВВОД-16б, ВЫВОД-16б)

22. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K589 (параметры: ПП - 512Б, ПД – 64Б, ВВОД-4б, ВЫВОД-12б)

23. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K589 (параметры: ПП - 512Б, ПД – 256Б, ВВОД-8б, ВЫВОД-4б)

24. Программируемый логический контроллер с принстонской архитектурой на базе микросхем серии K589 (параметры: ПП - 512Б, ПД – 256Б, ВВОД-8б, ВЫВОД-8б)

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Кологривов В. А. Основы автоматизированного проектирования радиоэлектронных устройств : учебное пособие. М: ТУСУР, 2012. - 120 с.	https://e.lanbook.com/book/4930 (дата обращения: 02.04.2024).- Текст: электронный.
2	Нигай Р.М., Панькина К.Е. Автоматизированное проектирования средств вычислительной техники в среде P-CAD 2006 МИИТ, НТБ МИИТ , 2021	https://e.lanbook.com/book/269381 (дата обращения: 02.04.2024). - Текст: электронный.
3	Шахунянц Т.Г., Будаев Д.О. Автоматизированное проектирование печатных плат в среде Altium Designer SUMMER 2009 МИИТ, НТБ МИИТ , 2010	http://library.miit.ru/miitpublishing/10-2293.pdf (дата обращения: 02.04.2024). - Текст: электронный.
4	Шахунянц Т.Г., Панькина К.Е. Автоматизированное проектирование печатных плат в среде OrCAD 16.5 МИИТ, НТБ МИИТ , 2018	http://library.miit.ru/bookscatalog/metod/DC-596.pdf (дата обращения: 02.04.2024). - Текст: электронный.

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

<http://library.miit.ru/> - электронно-библиотечная система Научно-технической библиотеки МИИТ.

<http://elibrary.ru/> - научно-электронная библиотека.

Форум специалистов по информационным технологиям <http://citforum.ru/>

Интернет-университет информационных технологий <http://www.intuit.ru/>

Тематический форум по информационным технологиям <http://habrahabr.ru/>

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

MicrosoftWindows

MicrosoftOffic

MATHCAD

Education-University Edition,

При организации обучения по дисциплине (модулю) с применением

электронного обучения и дистанционных образовательных технологий необходим доступ каждого студента к информационным ресурсам – библиотечному фонду Университета, сетевым ресурсам и информационно-телекоммуникационной сети «Интернет».

В случае проведения занятий с применением электронного обучения и дистанционных образовательных технологий может понадобиться наличие следующего программного обеспечения (или их аналогов): ОС Windows, Microsoft Office, Интернет-браузер, Microsoft Teams и т.д.

В образовательном процессе, при проведении занятий с применением электронного обучения и дистанционных образовательных технологий, могут применяться следующие средства коммуникаций: ЭИОС РУТ(МИИТ), Microsoft Teams, электронная почта, скайп, Zoom, WhatsApp и т.п.

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Учебная аудитория для проведения занятий лекционного типа, практических занятий, лабораторных работ.

Аудиовизуальное оборудование для аудитории, АРМ управляющий, проектор, экран, персональные компьютеры, принтер, доска учебная. Аудитория подключена к интернету МИИТ.

В случае проведения занятий с применением электронного обучения и дистанционных образовательных технологий необходимо наличие компьютерной техники, для организации коллективных и индивидуальных форм общения педагогических работников со студентами, посредством используемых средств коммуникации.

Допускается замена оборудования его виртуальными аналогами.

9. Форма промежуточной аттестации:

Курсовой проект в 7 семестре.

Экзамен в 7 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

доцент, к.н. кафедры
«Вычислительные системы, сети и
информационная безопасность»

Р.М. Нигай

Согласовано:

Заведующий кафедрой ВССиИБ
Председатель учебно-методической
комиссии

Б.В. Желенков

Н.А. Андриянова