

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА (МИИТ)»

УТВЕРЖДАЮ:

Директор РОАТ



В.И. Апатцев

29 мая 2018 г.

Кафедра «Железнодорожная автоматика, телемеханика и связь»

Автор Ермаков Александр Евгеньевич, к.т.н., доцент

АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ

«Архитектура современных СВТ»

Направление подготовки:	09.04.03 – Прикладная информатика
Магистерская программа:	Прикладная информатика в обеспечении безопасности бизнеса
Квалификация выпускника:	Магистр
Форма обучения:	заочная
Год начала подготовки	2018

Одобрено на заседании Учебно-методической комиссии института Протокол № 2 22 мая 2018 г. Председатель учебно-методической комиссии  С.Н. Климов	Одобрено на заседании кафедры Протокол № 10 15 мая 2018 г. Заведующий кафедрой  А.В. Горелик
---	--

Москва 2018 г.

1. Цели освоения учебной дисциплины

Целью освоения учебной дисциплины «Архитектура современных СВТ» является формирование у обучающихся компетенций в соответствии с федеральными государственными образовательными стандартами по специальности «Прикладная информатика» и приобретение ими:

- знаний об архитектуре современных средств вычислительной техники (СВТ), методов построения основных узлов и блоков СВТ, элементной базы;
- умений проектирования основных узлов и блоков СВТ;
- навыков администрирования СВТ.

2. Место учебной дисциплины в структуре ОП ВО

Учебная дисциплина "Архитектура современных СВТ" относится к блоку 1 "Дисциплины (модули)" и входит в его базовую часть.

3. Планируемые результаты обучения по дисциплине (модулю), соотнесенные с планируемыми результатами освоения образовательной программы

Процесс изучения дисциплины направлен на формирование следующих компетенций:

ПК-1	способностью использовать и развивать методы научных исследований и инструментария в области проектирования и управления ИС в прикладных областях
ПК-2	способностью формализовывать задачи прикладной области, при решении которых возникает необходимость использования количественных и качественных оценок

4. Общая трудоемкость дисциплины составляет

4 зачетных единиц (144 ак. ч.).

5. Образовательные технологии

В соответствии с требованиями федерального государственного образовательного стандарта высшего профессионального образования для реализации компетентного подхода и с целью формирования и развития профессиональных навыков студентов по усмотрению преподавателя в учебном процессе могут быть использованы в различных сочетаниях активные и интерактивные формы проведения занятий, включая: Лекционные занятия. Информатизация образования обеспечивается с помощью средств новых информационных технологий - ЭВМ с соответствующим периферийным оборудованием; средства и устройства манипулирования аудиовизуальной информацией; системы машинной графики, программные комплексы (операционные системы, пакеты прикладных программ). Лабораторные занятия. Информатизация образования обеспечивается с помощью средств новых информационных технологий - ЭВМ с соответствующим периферийным оборудованием; виртуальные лабораторные работы. Практические занятия. Информатизация образования обеспечивается с помощью средств новых информационных технологий - ЭВМ с соответствующим периферийным оборудованием; системы машинной графики, программные комплексы (операционные системы, пакеты прикладных программ). Самостоятельная работа. Дистанционное обучение - интернет-технология, которая обеспечивает студентов учебно-методическим материалом, размещенным на сайте академии, и предполагает интерактивное взаимодействие между преподавателем и студентами. Контроль самостоятельной работы.

Использование тестовых заданий, размещенных в системе «Космос», что предполагает интерактивное взаимодействие между преподавателем и студентами..

6. Содержание дисциплины (модуля), структурированное по темам (разделам)

РАЗДЕЛ 1

Раздел 1. Архитектура процессоров современных ЭВМ
защита ЛР, выполнение КР

РАЗДЕЛ 1

Раздел 1. Архитектура процессоров современных ЭВМ

Архитектура фон Неймана: конвейерная и суперскалярная архитектура. CISC, RISC, MISC, VLIW и многоядерные процессоры. Гарвардская архитектура.

РАЗДЕЛ 2

Раздел 2. Архитектура подсистемы памяти

Иерархическая структура подсистемы памяти. Основная память процессора. Кеш память: L1, L2, L3. Внешние запоминающие устройства.

РАЗДЕЛ 2

Раздел 2. Архитектура подсистемы памяти
выполнение КР

РАЗДЕЛ 3

Раздел 3. Ахитектура подсистемы ввода/вывода

Программно-управляемый ввод вывод. Прямой доступ к памяти. Прерывания в ЭВМ. Интерфейсы современных компьютеров.

РАЗДЕЛ 3

Раздел 3. Ахитектура подсистемы ввода/вывода
защита ЛР, выполнение КР

РАЗДЕЛ 4

допуск к экзамену

РАЗДЕЛ 4

допуск к экзамену
допуск к экзамену

Экзамен

Экзамен
экзамен

Экзамен

Тема: Курсовая работа