

**МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»**

Кафедра «Вычислительные системы, сети и информационная
безопасность»

АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ

«Архитектуры вычислительных систем»

Направление подготовки:	<u>10.03.01 – Информационная безопасность</u>
Профиль:	<u>Безопасность компьютерных систем</u>
Квалификация выпускника:	<u>Бакалавр</u>
Форма обучения:	<u>очная</u>
Год начала подготовки	<u>2020</u>

1. Цели освоения учебной дисциплины

Целью освоения дисциплины «Архитектуры вычислительных систем» является изучение основ организации и функционирования современных вычислительных систем и комплексов и их применения в информационных системах. Основными задачами дисциплины являются:

- изучение принципов построения вычислительных систем и комплексов, их функциональной и структурной организации, составных частей и их взаимодействия,
- приобретение знаний, практических умений и навыков разработки и использования современных вычислительных средств для информационных систем.

Дисциплина формирует компетенции выпускника в области вычислительных систем и комплексов в соответствии с типами задач профессиональной деятельности: организационно-управленческой, производственно-технологической и проектной деятельности.

Эксплуатационная деятельность

- установка, настройка, эксплуатация и поддержание в работоспособном состоянии компонентов системы обеспечения информационной безопасности с учетом установленных требований;

Проектно-технологическая деятельность

- сбор и анализ исходных данных для проектирования систем защиты информации, определение требований, сравнительный анализ подсистем по показателям информационной безопасности;

Экспериментально-исследовательская деятельность

- сбор, изучение научно-технической информации, отечественного и зарубежного опыта по тематике исследования;
- проведение экспериментов по заданной методике, обработка и анализ их результатов;
- проведение вычислительных экспериментов с использованием стандартных программных средств

Организационно-управленческая деятельность:

- осуществление организационно-правового обеспечения информационной безопасности объекта защиты;
- организация работы малых коллективов исполнителей

2. Место учебной дисциплины в структуре ОП ВО

Учебная дисциплина "Архитектуры вычислительных систем" относится к блоку 1 "Дисциплины (модули)" и входит в его вариативную часть.

3. Планируемые результаты обучения по дисциплине (модулю), соотнесенные с планируемыми результатами освоения образовательной программы

Процесс изучения дисциплины направлен на формирование следующих компетенций:

ПКР-2	Способность участвовать в разработке политик безопасности, политик управления доступом и информационными потоками в компьютерных сетях
ПКР-3	Способность проводить экспериментальное исследование компьютерных сетей с целью выявления уязвимостей

4. Общая трудоемкость дисциплины составляет

2 зачетные единицы (72 ак. ч.).

5. Образовательные технологии

Преподавание дисциплины «Архитектуры вычислительных систем» является осуществляется в форме лекций и лабораторных работ. Лекции проводятся в традиционной классно-урочной организационной форме в объеме 16 часов, по типу управления познавательной деятельностью на 100 % являются традиционными классически-лекционными (объяснительно-иллюстративными). Лабораторные работы организованы с использованием технологий развивающего обучения. Курс лабораторных работ (16 часов) проводится с использованием интерактивных (диалоговых) технологий, в том числе электронный практикум (решение проблемных поставленных задач с помощью современной вычислительной техники и исследование моделей); технологий, основанных на коллективных способах обучения, а также использованием компьютерной тестирующей системы. Самостоятельная работа (40 часов) студента организована с использованием традиционных видов работы. К традиционным видам работы относится отработка лекционного материала и отработка отдельных тем по учебным пособиям. Оценка полученных знаний, умений и навыков основана на модульно-рейтинговой технологии. Весь курс разбит на 4 раздела, представляющих собой логически заверченный объем учебной информации. Фонды оценочных средств освоенных компетенций включают как вопросы теоретического характера для оценки знаний, так и задания практического содержания (решение конкретных задач, работа с данными) для оценки умений и навыков. Теоретические знания проверяются путем применения таких организационных форм, как индивидуальные и групповые опросы. .

6. Содержание дисциплины (модуля), структурированное по темам (разделам)

РАЗДЕЛ 1

Классы вычислительных систем и их основные параметры

Тема: Классификация ВС.

Основные понятия и термины. Основные классы ВС и аппаратные средства для их построения

Тема: Принципы построения ВС и комплексов.

Принципы построения ВС и комплексов.

Высокопроизводительные многопроцессорные и многомашинные реализации.

Аппаратные средства обеспечения отказоустойчивости и отказобезопасности

РАЗДЕЛ 2

Встроенные управляющие вычислительные системы

Тема: Распределенные системы управления

Принципы многоуровневой организации. Основные функции уровней системы и способы их реализации. Программируемые логические контроллеры

Тема: Принцип организации встроенных систем

Элементная база, микроконтроллеры. Структурная организация. Устройства связи с объектом

Тема: Микроконтроллер CORTEX-M3

Основные поколения архитектуры ARM, особенности архитектуры CORTEX-M3.

Структурная организация микроконтроллера. Блоки памяти, периферийные устройства,

порты ввода-вывода. Подключение отладочных средств

Тема: Процессорное ядро микроконтроллера CORTEX-M3
Структурная организация Блок прерываний, системный таймер и другие устройства.
Встроенные средства отладки.

Тема: Программистская модель ядра микроконтроллера CORTEX-M3.
Регистровая модель. Адресные пространства памяти и периферийных устройств. Система команд.

Тема: Программистская модель ядра микроконтроллера CORTEX-M3.
Выполнение и защита лабораторных работ №№ 1, 2

Тема: Системы отладки встроенных систем.
Интерфейс JTAG и аппаратно-программные системы отладки. Программаторы. Языки программирования алгоритмов управления объектами

РАЗДЕЛ 3

Высокопроизводительные вычислительные системы.

Тема: Структурная организация высокопроизводительных вычислительных систем
Способы распараллеливания работы устройств. Классификация Флинна Параллелизм на уровне внутренней организации процессоров процессора. Суперскалярность и конвейерная обработка. Параллелизм на уровне организации системы. Варианты организации ооппроцессорных систем

Тема: Высокопроизводительные вычислительные системы.
Распараллеливание вычислительного процесса
Гранулярность распараллеливания
Эффективность распараллеливания, закон Амдала

РАЗДЕЛ 4

Организация высокопроизводительных серверов IBM

Тема: Хронология создания серверов IBM
Линейки серверов eServer. Характеристики генераций серверов zSeries

Тема: Базовая архитектура серверов zSeries
Представление данных, регистровая модель, система команд

Тема: Базовая архитектура серверов zSeries
Выполнение и защита лабораторных работ №№ 3, 4

Тема: Организация внутренней памяти
Главная и расширенная ОП. Уровни представления адресных пространств, динамическое преобразование адреса

Тема: Организация ввода-вывода
Структурная организация подсистемы ввода-вывода. Основные устройства ввода-вывода.
Логическое представление подсистемы ввода-вывода. Канальные процессоры и программирование ввода-вывода

Тема: Структурная организация серверов zSeries
Структура узлов сервера zSeries и принципы их объединения. Примеры структурной организации серверов последних генераций. Структура процессора.

Тема: Конструктивное исполнение серверов zSeries
Конструктивные уровни серверов. Центральные электронные комплексы. Состав
мультичиповых модулей моделей zSeries. Система управления сервером

РАЗДЕЛ 7

Итоговая аттестация