**Примерные оценочные материалы, применяемые при проведении**

**промежуточной аттестации по дисциплине (модулю)**

**«Организация вычислительных машин и систем»**

**5 семестр**

При проведении промежуточной аттестации обучающемуся предлагается дать ответы на 1-2 вопроса и 6-8 тестовых заданий, приведенных в экзаменационном билете из нижеприведенного списка.

**Примерный перечень вопросов**

1. Основные этапы развития электронной элементной базы. Закон МУРА
2. Модели вычислительных машин
3. Основные принципы построения классической неймановской модели ЭВМ
4. Классический и потоковый способы исполнения команд
5. Основные способы структурной организации ЭВМ.
6. Классификация средств вычислительной техники. Основные характеристики суперЭВМ и прогноз их развития.
7. Способы оценки быстродействия ЭВМ
8. Организация и машинный цикл процессора классической архитектуры.
9. Основные способы изменения потока управления
10. Основные этапы процесса прерывания программ.
11. Приоритеты прерываний, приоритеты прерывающих программ и способы их реализации
12. Основные характеристики систем прерываний
13. Форматы команд процессора. VLIW и EPIC архитектуры
14. Предикация в командах процессора
15. Программно-доступные адресные пространства процессора
16. Метод регистровых окон
17. Метод переименования регистров
18. Способы размещения информации в памяти
19. Способы прямой адресации
20. Способы косвенной адресации
21. Способы адресации с вычисляемым адресом
22. RISC и CISC системы команд
23. Конвейерная реализация процессора
24. Типы и назначение регистров в составе процессоров IA-32 (Intel)
25. Пояснить основные причины многоуровневой организации памяти ЭВМ
26. Безадресные ЗУ, типы и принципы реализации
27. Ассоциативные ЗУ
28. Распределение адресного пространства при блочной реализации памяти
29. Классификация КЭШ по способу размещение блоков обмена
30. Классификация КЭШ по способу организации записи
31. Организация многоуровневой КЭШ
32. Принципы виртуализации памяти
33. Фрагментация памяти и способ ее исключения
34. Динамическое преобразование адреса при сегментно-страничной организации памяти
35. Метод прямого доступа в память
36. Основные функции, реализуемые в интерфейсе
37. Способы синхронизации передачи информации в интерфейсах
38. Принципы выполнения арбитража в интерфейсах

**Примерный перечень тестовых заданий**

1. **При каких размерах рабочих областей элементов ИС расчет их параметров осуществляется по законам классической твердотельной электроники**

* ≥ 3 × 10-8 м
* ≥ 30нм
* от 30нм до 5нм
* ≤ 5нм

1. **Какое из перечисленных утверждений соответствует закону Мура?**

* Удвоение числа компонентов на кристалле каждые полгода
* Удвоение числа компонентов на кристалле каждые полтора – два года
* Увеличение быстродействия в два раза каждые полтора – два года
* Площадь кристалла увеличивается в 1,5 – 2 раза ежегодно

1. **Какой из перечисленных принципов не относится к классической модели вычислительной машины фон Неймана?**

* Использование двоичной системы
* Исполнение команд в порядке их готовности
* Исполнение команд в порядке, заданном в программе
* Принцип программного управления
* Система команд RISC

1. **Какие из перечисленных признаков относятся к модели аналоговой вычислительной машины?**

* Принцип хранимой в памяти программы,
* Исполнение команд в порядке их готовности,
* Обработка информации, заданной непрерывно изменяющимися величинвми
* Принцип программного управления.
* Состоит из переменного набора коммутируемых решающих блоков.

1. **Какие признаки соответствуют только принстонской архитектуре ЭВМ?**

* Наличие программного счетчика
* Общая память для команд и данных
* Раздельная память для команд и данных
* Конвейерная организация процессора

1. **Какие из перечисленных единиц используются для оценки производительности вычислительных систем?**

* EFLOPS
* GB
* MIPS
* FLOPS
* GB/s

1. **Какие из перечисленных единиц используются для оценки объема памяти вычислительных систем?**

* FLOPS
* GB
* MIPS
* TB
* Gb
* GB/s

1. **Для чего используются стандартные тестовые программы (benchmarks)?**

* Для оценки надежности,
* Для оценки быстродействия,
* Для оценки производительности.
* Для определения типа ЭВМ

1. **Какой из перечисленных способов исполнения команд используется в современных микропроцессорах?**

* Классический
* Потоковый
* Смешанный

1. **Какая производительность ЭВМ была достигнута по прогнозу к 2020 году?**

* 1 EFLOPS
* 270 FLOPS
* 10 ZFLOPS
* 100 TFLOPS

1. **Какой из перечисленных вариантов соответствует потребляемой мощности наиболее быстродействующих современных суперЭВМ?**

* 1 Мвт
* 100 Квт
* 30 Мвт

1. **В каких поколениях ЭВМ впервые применены интегральные схемы?**

* Первое
* Второе
* Третье
* Четвертое
* Пятое

1. **Какое максимальное количество компонентов используется в БИС современного микропроцессора?**

* ≤ 104
* ≥ 109
* ≤ 106

1. **Какой вариант структурной организации ЭВМ рассчитан на большую производительность?**

* ЭВМ с единым интерфейсом
* ЭВМ с множеством интерфейсов

1. **Какие из перечисленных устройств входят в состав центральных устройств ЭВМ**

* Оперативная память
* Процессор
* КЭШ 2 уровня
* Жесткий диск
* Расширенная память

1. **Какие из перечисленных функций реализуются процессором?**

* Координация работы устройств в составе ЭВМ
* Выполнение операций ввода-вывода информации в режиме прямого доступа в память
* Исполнение команд

1. **Указать последовательность действий процессора при исполнении машинного цикла.**

* передача содержимого программного счетчика в ОП
* модификация программного счетчика и дочитывание команды
* выборка операндов из ОП
* дешифрация команды
* чтение из ОП первых байт команды
* формирование адресов операндов
* формирование адреса следующей команды в программном счетчике
* запись результата выполнения операции
* выполнение операции над операндами

1. **Какие из перечисленных устройств входят в состав процессора?**

* Внутренняя память
* Арифметико-логическое устройство
* Устройство управления
* Контроллер прямого доступа в память
* Регистровая память

1. **Что означает термин “динамическое микропрограммирование”?**

* Метод повышения быстродействия процессора
* Способ организации микропрограмм
* Возможность смены микропрограмм в процессе функционирования ЭВМ

1. **При использовании какого способа адресации адресный код в команде указывает на ячейку памяти, где находится прямой адрес операнда.**

* косвенно-регистровой
* базовой
* косвенной
* прямой
* базово-индексной

1. **Указать последовательность полей машинной команды микропроцессора i86**

* КОП
* Префикс
* Постбайт
* Смещение (Disp)
* Данные (data)
* SIB

1. **Для чего используется метод переименования регистров?**

* Для расширения адресного пространства регистровой памяти
* Для распараллеливания исполнения команд
* Для увеличения быстродействия регистровой памяти

1. **Как задается приоритет прерывающей программы?**

* Приоритетами запросов на прерывания
* Маской прерывания
* Порогом прерывания

1. **Какими событиями вызываются прерывания, называемые ловушками?**

* Событиями, связанными с исполняемой программой
* Внешними событиями
* Запросами на прерывания от устройств ввода-вывода

1. **Какая система команд имеет большую сложность?**

* CISC
* RISC

1. **Какие из перечисленных признаков относятся к EPIC архитектуре**

* Использование наборов команд, одновременно подаваемых на исполнение
* RISC – система
* СISC – система

1. **Для каких систем семантический разрыв между машинным языком и ЯВУ больше**

* RISC – система
* СISC – система
* CISC– система с внутренней RISC– системой

1. **Для чего используется метод регистровых окон?**

* Для расширения адресного пространства регистровой памяти
* Для ускорения перехода при смене программ
* Для увеличения быстродействия процессора

1. **Что такое предикация команд?**

* Способ задания адреса перехода
* Использование адресуемого однобитового признака, указывающего на исполнение или пропуск команды
* Изменение функций, реализуемых командой

1. **Сколько обращений будет выполнено в ОП без выравнивания адресов при чтении двух четырехбайтных операндов, размещенных по адресам 000Ah, 0010h (разрядность ячеек ОП – 4 байта, адресация с точностью до байта)?**
2. **Как задается базовый адрес при относительной адресации?**

* В прямо адресуемом регистре
* С использованием косвенной адресации
* С использованием непосредственной адресация

1. **Как формируется адрес обращения в ОП в случае автоинкрементной адресации?**

* Как при косвенной адресации
* С использованием базового адреса
* Как при косвенной адресации c последующим увеличением адреса на длину операнда

1. **Какие из перечисленных регистров архитектуры IA-32 (Intel) доступны на прикладном уровне?**

* Машинно-зависимые регистры MSR
* Регистры общего назначения
* Регистры управления сегментированной памятью
* Сегментные регистры
* Программный счетчик
* Регистры FPU
* Регистры отладки
* Регистры SIMD
* Регистры управления
* Регистр флагов

1. **Укажите максимальную адресность команд архитектуры PowerPC?**
2. **Укажите устройства, входящие в состав процессора классической архитектуры**

* ОП
* РОН
* АЛУ
* УУ
* Контроллер прямого доступа в память
* Агенты кольцевой шины

1. **Указать вид памяти, обращение к которой не требует адреса**

* Стек
* Оперативная Память
* Магазин
* КЭШ
* Очередь

1. **Какое из перечисленных запоминающих устройств обладает наивысшим быстродействием?**

* КЭШ L1
* КЭШ L2
* Оперативная память
* Регистровая память

1. **Какие из перечисленных типов ЗУ не допускают чередование циклов чтения и записи?**

* ЗУ типа «очередь»
* ЗУ типа «магазин»
* Стек
* ЗУ типа «FIFO»

1. **Как размещаются многобайтные операнды в ОП при выборе способа small-endian?**

* Младшие байты по младшим адресам
* Младшие байты по старшим адресам

1. **В каком типе КЭШ в блоке обмена может быть недействительная информация («мусор»)**

* Со сквозной записью
* С обратной записью
* С полностью ассоциативным отображением
* КЭШ L1

1. **В каком устройстве формируется виртуальный адрес**

* Процессор
* ОП
* Блок динамического преобразования адреса
* Периферийные устройства

1. **Сколько дополнительных обращений в ОП может потребоваться при выполнении ДПА и сегментно-страничной организации памяти**
2. **Как влияет увеличение объема блока обмена между ОП и КЭШ на вероятность попаданий в КЭШ?**

* Увеличивает
* Уменьшает
* Увеличивает или уменьшает в зависимости от соотношения объемов КЭШ-памяти и блока обмена

1. **Определить попадания/промахи в КЭШ для следующей трассы адресов (КЭШ со сквозной записью и полностью ассоциативным распределением, объем блока (строки) обмена – 16 байт, объем КЭШ – 64 байта, в начальном состоянии КЭШ пуста, при записи в режиме попадания блок в КЭШ стирается):**

|  |  |  |
| --- | --- | --- |
| **Адрес** | **Операция** | **Попадание - «+»**  **Промах - «-»** |
| **0035h** | **чтение** |  |
| **0045h** | **чтение** |  |
| **003Fh** | **чтение** |  |
| **0032h** | **запись** |  |
| **0041h** | **чтение** |  |
| **0040h** | **запись** |  |
| **003Fh** | **чтение** |  |
| **1010h** | **чтение** |  |

1. **В чем отличие КЭШ-памяти со сквозной записью от КЭШ-памяти с обратной записью?**

* В режиме записи отличий в функционировании нет
* Для КЭШ-памяти со сквозной записью запись в осуществляется всегда в КЭШ
* Для КЭШ-памяти со сквозной записью запись в осуществляется всегда в ОП

1. **Что записывается в строке страничной таблицы при сегментно-страничной организации ОП?**

* Физический адрес байта
* Физический адрес страницы и ее доступность
* Виртуальный адрес страницы

1. **Определить число строк в сегментной таблице для следующего формата виртуального адреса при сегментно-страничной организации ОП?**

|  |  |  |  |
| --- | --- | --- | --- |
| 31 24 | 23 20 | 19 12 | 11 0 |
| № программы | Адрес сегмента | Адрес страницы | Адрес байта |

* **212**
* **28**
* **24**
* **220**

1. **Определить количество обращений в ОП для заданной трассы адресов. Формат виртуального адреса задан в предыдущем вопросе. В блоке ДПА имеется буфер быстрой переадресации ( КЭШ адресов) и средства контроля повторного обращения в тот же сегмент (в начальном состоянии сброшены).**

|  |  |
| --- | --- |
| **Адрес** | **Количество обращений** |
| **0F 0 02 345h** |  |
| **0F 0 03 746h** |  |
| **0F 1 02 546h** |  |
| **0F 0 02 341h** |  |
| **0F 2 05 546h** |  |
| **0F F 05 046h** |  |

1. **С какой целью применяется принцип “расслоения адресов” оперативной памяти?**

* Организация параллельного обращения к блокам памяти
* Расширение адресного пространства памяти
* Для защиты информации

1. **Какой способ обмена информацией между основной памятью и периферийными устройствами обеспечивает большую пропускную способность?**

* Программно-управляемый обмен
* Прямой доступ в память

1. **Какой способ обмена информацией между основной памятью и периферийными устройствами реализует процессор ввода-вывода?**

* Программно-управляемый обмен
* Прямой доступ в память

1. **Каким образом реализуются функции интерфейса?**

* Аппаратными средствами
* Аппаратно-программными средствами
* Программными средствами

1. **Что такое «перекос» сигналов в интерфейсе?**

* Разброс времени распространения сигналов в различных линиях шины
* Разное время распространения сигналов между различными устройствами, подключенными к интерфейсу
* Время распространения сигналов между наиболее удаленными устройствами

1. **Как реализуется синхронный способ обмена в интерфейсе?**

* С использованием строба, передаваемого одновременно с информацией от устройства-источника к устройству-приемнику
* С использованием строба, передаваемого от устройства-источника к устройству-приемнику и подтверждающего сигнала от устройства-приемника к устройству-источнику
* С использованием строба, передаваемого от устройства-источника к устройству-приемнику, задержанного на время перекоса относительно передачи информации

1. **При каком способе обмена время передачи определяется фактическим временем распространения сигнала**

* Синхронный способ
* Асинхронный способ
* Синхронный и асинхронный способы

1. **Как реализуется децентрализованный арбитраж?**

* С использованием арбитра
* В устройствах, подключенных к интерфейсу
* С использованием индивидуальных линий запроса и разрешения подключения для каждого из устройств