

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»

УТВЕРЖДАЮ:

Директор ИУЦТ



С.П. Вакуленко

30 сентября 2019 г.

Кафедра «Вычислительные системы, сети и информационная
 безопасность»

Автор Шамров Михаил Иванович, к.т.н., доцент

АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ

«Организация вычислительных машин и систем»

Направление подготовки:	10.03.01 – Информационная безопасность
Профиль:	Безопасность компьютерных систем
Квалификация выпускника:	Бакалавр
Форма обучения:	очная
Год начала подготовки	2018

Одобрено на заседании Учебно-методической комиссии института Протокол № 2 30 сентября 2019 г. Председатель учебно-методической комиссии  Н.А. Клычева	Одобрено на заседании кафедры Протокол № 2 27 сентября 2019 г. Заведующий кафедрой  Б.В. Желенков
---	---

Москва 2019 г.

1. Цели освоения учебной дисциплины

Целями освоения учебной дисциплины «Организация вычислительных машин и систем» являются:

- изучение принципов построения электронных вычислительных машин (ЭВМ) и систем, их функциональной и структурной организации, составных частей и их взаимодействия,
- формирование компетенций в области разработки и использования современных вычислительных средств.

Дисциплина формирует знания и умения для решения следующих профессиональных задач (в соответствии с видами профессиональной деятельности).

Эксплуатационная:

- установка, настройка, эксплуатация и поддержание в работоспособном состоянии компонентов системы обеспечения информационной безопасности с учетом установленных требований;
- администрирование подсистем информационной безопасности объекта, участие в проведении аттестации объектов информатизации по требованиям безопасности информации и аудите информационной безопасности автоматизированных систем;

Проектно-технологическая:

- сбор и анализ исходных данных для проектирования систем защиты информации, определение требований, сравнительный анализ подсистем по показателям информационной безопасности;
- проведение проектных расчетов элементов систем обеспечения информационной безопасности;
- участие в разработке технологической и эксплуатационной документации;
- проведение предварительного технико-экономического обоснования проектных расчетов

Экспериментально-исследовательская деятельность:

- сбор, изучение научно-технической информации, отечественного и зарубежного опыта по тематике исследования;
- проведение экспериментов по заданной методике, обработка и анализ их результатов;
- проведение вычислительных экспериментов с использованием стандартных программных средств

Организационно-управленческая деятельность

- организация работы коллектива исполнителей, принятие управленческих решений в условиях спектра мнений, определение порядка выполнения работ;
- поиск рациональных решений при разработке средств защиты информации с учетом требований качества, надежности и стоимости, а также сроков исполнения;
- осуществление правового, организационного и технического обеспечения защиты информации;

2. Место учебной дисциплины в структуре ОП ВО

Учебная дисциплина "Организация вычислительных машин и систем" относится к блоку 1 "Дисциплины (модули)" и входит в его базовую часть.

3. Планируемые результаты обучения по дисциплине (модулю), соотнесенные с планируемыми результатами освоения образовательной программы

Процесс изучения дисциплины направлен на формирование следующих компетенций:

ОПК-3	способностью применять положения электротехники, электроники и
-------	--

	схемотехники для решения профессиональных задач
ПК-1	способностью выполнять работы по установке, настройке и обслуживанию программных, программно-аппаратных (в том числе криптографических) и технических средств защиты информации

4. Общая трудоемкость дисциплины составляет

9 зачетных единиц (324 ак. ч.).

5. Образовательные технологии

Преподавание дисциплины «Организация вычислительных машин и систем» осуществляется в форме лекций, лабораторных, практических занятий и курсового проектирования. Лекции проводятся в традиционной классно-урочной организационной форме в объеме 70 часов, по типу управления познавательной деятельностью на 100 % являются традиционными классически-лекционными (объяснительно-иллюстративными). Лабораторные работы организованы с использованием технологий развивающего обучения. Курс лабораторных работ (70 часов) и практические занятия (34 часа) проводится с использованием интерактивных (диалоговых) технологий, в том числе электронный практикум (решение проблемных поставленных задач с помощью современной вычислительной техники и исследование моделей); технологий, основанных на коллективных способах обучения, а также использованием компьютерной тестирующей системы. Самостоятельная работа студента организована с использованием традиционных видов работы. К традиционным видам работы (113 часов) относится отработка лекционного материала и отработка отдельных тем по учебным пособиям. Выполнение курсового проекта осуществляется студентом в рамках самостоятельной работы с последующей защитой на специально отведенных занятиях. Оценка полученных знаний, умений и навыков основана на модульно-рейтинговой технологии. Весь курс разбит на 2 семестра и 7 разделов, представляющих собой логически заверченный объем учебной информации. Фонды оценочных средств освоенных компетенций включают как вопросы теоретического характера для оценки знаний, так и задания практического содержания (решение конкретных задач, работа с данными) для оценки умений и навыков. Теоретические знания проверяются путем применения таких организационных форм, как индивидуальные и групповые опросы. .

6. Содержание дисциплины (модуля), структурированное по темам (разделам)

РАЗДЕЛ 1

Принципы организации вычислительных машин

Тема: Принципы организации ВМ.

Введение. Основные понятия и термины. Классификация вычислительных средств.

Основные модели ВМ

Тема: Принципы организации ЭВМ

Принцип программного управления и его реализация. Принцип хранимой в памяти программы и его реализация. Основные устройства ЭВМ и их характеристики. Структурная организация ЭВМ. Характеристики, классы и поколения ЭВМ. История развития средств ВТ.

РАЗДЕЛ 2

Процессоры ЭВМ.

Тема: Организация процессора ЭВМ

Формальная модель процессора ЭВМ. Машинный цикл процессора.

Тема: Принципы организации прерываний

Основные этапы прерывания. Организация многоуровневых прерываний, приоритеты запросов и приоритеты прерывающих программ. Характеристики систем прерываний. Аппаратно-программные средства систем прерываний и способы их применения. Организация прерывающей программы

Тема: Функциональная организация процессоров

Кодирование и форматы команд. Команды VLIW и EPIC архитектур. Предикаты, префиксы и другие способы настройки команд.

Тема: Программно-доступные адресные пространства процессора.

Адресация регистров. Методы регистровых окон и динамического переименования регистров. Принципы размещения информации в ОП. Способы адресации ОП.

Тема: Система команд и машинный язык процессора

Состав системы команд процессора Проблема семантического разрыва. Варианты CISC и RISC процессоров. Примеры системы команд.

Тема: Принципы увеличения быстродействия процессоров

Многоэлементная и многостадийная обработка. Классификация способов распараллеливания работы процессоров

Тема: Конвейерные процессоры

Принцип организации конвейерной обработки в процессорах. Сбои в конвейере и способы их исключения. Оценка быстродействия конвейера.

Тема: Суперскалярные процессоры и многопроцессорные системы

Выполнение и защита лабораторных работ №№ 1, 2, 3, 4,5

Тема: Суперскалярные процессоры и многопроцессорные системы

Организация суперскалярных процессоров и многопроцессорных систем. Параллельное исполнение команд. Принципы организации многопроцессорных систем с общей и распределенной памятью.

РАЗДЕЛ 3

Память ЭВМ

Тема: Организация памяти ЭВМ.

Уровни памяти и их характеристики. Классификация запоминающих устройств (ЗУ). Классификация ЗУ по физическим принципам построения запоминающего массива. Полупроводниковые, магнитные, оптические ЗУ. Классификация ЗУ по способу размещения и поиска информации. ЗУ адресного, безадресного и ассоциативного типа. Организация оперативной памяти ЭВМ. Многоблочное и многоабонентное исполнение памяти. Организация параллельных обращений в память. Организация доступа к оперативной памяти. Реализация каналов обмена с ОП, согласование разрядности, расслоение адресов.

Тема: Повышение быстродействия основной памяти

Классификация способов повышения быстродействия основной памяти. Принципы организации и функционирования КЭШ - памяти. Классификация КЭШ - памяти по способу записи информации.

Тема: Повышение быстродействия основной памяти.

Выполнение и защита лабораторных работ №№ 6, 7, 8

Выполнение практических заданий 2,3

Тема: Повышение быстродействия основной памяти.

Структурная организация КЭШ – памяти. КЭШ – память с полностью ассоциативным распределением, прямым отображением и частично ассоциативным распределением. Оценка эффективности КЭШ – памяти. Параметры КЭШ – памяти, влияющие на ее эффективность. Организация многоуровневой КЭШ – памяти.

Тема: Виртуализация адресного пространства основной памяти

Анализ требований к объему основной памяти современной ЭВМ. Способы расширения адресного пространства основной памяти. Принцип виртуализации памяти. Динамическое преобразование адреса. Организация виртуальной памяти. Принципы обмена между основной и внешней памятью. Фрагментация памяти. Страничная организация памяти. Принципы реализации одноуровневого динамического преобразования адреса.

Тема: Виртуализация адресного пространства основной памяти

Сегментно-страничная организация памяти. Принципы реализации двухуровневого динамического преобразования адреса. Многоуровневое динамическое преобразование адреса.

Тема: Виртуализация адресного пространства основной памяти.

Структурная реализация блока динамического преобразования адресов. Структурная реализация блока двухуровневого динамического преобразования адреса. ДПА на основе справочника страниц. Защита памяти. Типы и способы защиты памяти. Защита по ключу.

РАЗДЕЛ 4

Система ввода-вывода ЭВМ

Тема: Принципы организации системы ввода-вывода

Программно-управляемый обмен и прямой доступ в память. Характеристики систем ввода-вывода. Структурная организация. Контроллеры прямого доступа, структурная организация и принципы функционирования. Процессоры ввода-вывода, структурная организация и принципы функционирования.

Тема: Интерфейсы и их классификация

Принципы организации интерфейсов. Основные определения, классификация интерфейсов. Типы шин и линий, организация арбитража. Способы передачи информации и их сравнение. Последовательные интерфейсы.

Экзамен

РАЗДЕЛ 5

Принципы организации базовых устройств процессора классической архитектуры

Тема: Структурная организация процессора

Основные устройства процессора классической архитектуры и их взаимодействие.

Тема: Устройство управления ЭВМ.

Понятие об устройстве управления ЭВМ. Микропрограммные устройства управления (МУУ) с хранимой в памяти логикой и с жесткой логикой. Структурная организация МУУ с хранимой в памяти логикой. Основные задачи синтеза МУУ. Способы адресации микрокоманд и их схемная реализация. Организация ветвлений и микроподпрограмм.

Тема: Устройство управления ЭВМ.

Способы кодирования микрокоманд и их реализация. Интегральное исполнение МУУ. Повышение быстродействия МУУ. Устройства управления с жесткой логикой и их реализация.

Тема: Арифметико-логические устройства.
Классификация АЛУ. Структурная организация АЛУ.

РАЗДЕЛ 6

Эволюция микроархитектуры про-цессора

Тема: Принципы реализации основных устройств процессора на современном этапе. Совершенствование микроархитектуры процессора путем распараллеливание работы его основных устройств. Декомпозиция УУ, АЛУ.

Тема: Принципы организации суперскалярных процессоров.
Проблемы эффективного распараллеливания машинного цикла процессора и методы их решения. Принципы построения трактов исполнения команд с использованием конвейеризации и суперскалярности. Многоядерные реализации

Тема: Микроархитектура ядра микропроцессора
6.3. Микроархитектура ядра микропроцессора Принцип выборки и распаковки команд. Классификация методов уменьшения конфликтов по управлению и их реализация. Статические и динамические методы предсказания переходов. Декодирование и преобразование команд. Память микроопераций (миликоманд). Переименование регистров.

Тема: Микроархитектура ядра микропроцессора
Выполнение и защита лабораторных работ №№ 11, 12, 13, 14
Выполнение этапов 1,2 3 курсового проектирования

Тема: . Микроархитектура ядра микропроцессора
Функциональные блоки выполнения операций. Блок обращения в ОП. Планирование выполнения микроопераций. Буфер переупорядочивания команд (ROB). Принципы организации АЛУ с внеочередным исполнением команд. Алгоритмы внеочередного исполнения команд (алгоритм Томасуло).

Тема: Тенденции развития микроархитектуры микропро-цессоров
Обзор отечественных микропроцессоров, архитектура и микроархитектура ядра.
Микропроцессоры Эльбрус, Ми-ландр, Байкал Электроникс и др.

Тема: Графические микропроцессоры и их применение.
Графические микропроцессоры и их применение. Микропроцессоры ЦОС.

РАЗДЕЛ 7

Многоядерные процессоры и структурная организация ЭВМ

Тема: Микроархитектура многоядерного микропроцессора
Сетевой принцип объединения ядер. Дополнительные блоки в составе микропроцессора (агенты шины, графическая подсистема, блок прерываний, КЭШ L3, блок обращений в ОП и др.)

Тема: Эволюция структурной организации ЭВМ.
Принципы построения многопроцессорных ЭВМ. Системы с общей и распределенной

памятью. Кластеры и МРР-системы.

Тема: Структурная организация ПЭВМ.

Структура ПЭВМ с северным и южным мостами. Организация ПЭВМ на многоядерных мик-ропроцессорах.

Тема: Структурная организация ПЭВМ.

Выполне-ние и за-щита лабо-раторных работ №№ 15, 16, 17

Выполне-ние этапов 4,5 курсо-вого про-ектирова-ния

Тема: Структурная организация ПЭВМ.

Основные типы интерфейсов и принципы их организации и функционирования.

Тема: Структурная организация высокопроизводительных серверов.

Архитектура высокопроизводительных серверов System z фирмы IBM. Микроархитектура процессоров и конструктивное исполнение. Принципы разбиения на логические разделы.

Тема: Однокристальные микроконтроллеры

Архитектура и микроархитектура ARM.

Тема: Однокристальные микроконтроллеры

Микроконтроллеры на основе ядра ARM

РАЗДЕЛ 8

Итоговая аттестация