

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
высшего образования - программы бакалавриата
по направлению подготовки
09.03.01 Информатика и вычислительная техника,
утвержденной первым проректором РУТ (МИИТ)
Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Организация вычислительных машин и систем

Направление подготовки: 09.03.01 Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде электронного документа выгружена из единой корпоративной информационной системы управления университетом и соответствует оригиналу

Простая электронная подпись, выданная РУТ (МИИТ)
ID подписи: 4196
Подписал: заведующий кафедрой Желенков Борис Владимирович
Дата: 24.11.2022

1. Общие сведения о дисциплине (модуле).

Целями освоения дисциплины «Организация вычислительных машин и систем» является изучение основ организации и функционирования современных ЭВМ и систем. Основными задачами дисциплины являются:

- получение устойчивых представлений о принципах структурной организации и функционирования аппаратных средств вычислительных машин и систем;

- приобретение знаний, практических умений и навыков по эксплуатации и проектированию аппаратно-программных компонентов вычислительных машин и систем с использованием современных средств автоматизации проектирования на современной элементной базе.

Дисциплина формирует компетенции выпускника в области вычислительных машин и систем в соответствии с типами задач профессиональной деятельности:

- организационно-управленческой;
- производственно-технологической;
- проектной деятельности.

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ОПК-5 - Способен устанавливать программное и аппаратное обеспечение для информационных и автоматизированных систем;

ОПК-7 - Способен участвовать в настройке и наладке программно-аппаратных комплексов;

ПК-6 - Способность выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем .

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- принципы организации и функционирования аппаратных, программных и программно-аппаратных средств информационных и автоматизированных систем;

- инструменты и методы проектирования компонентов программно-аппаратных комплексов.

Уметь:

-осуществлять выбор, настройку и наладку компонентов программно-аппаратных комплексов;

- устанавливать отечественное и иностранное программное обеспечение;

- выполнять работы и управлять работами по проектированию компонентов для информационных и автоматизированных систем.

Владеть:

-навыками разработки архитектур и прототипов информационных систем, инструментами современных средств автоматизации проектирования на современной элементной базе

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 9 з.е. (324 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов		
	Всего	Семестр	
		№5	№6
Контактная работа при проведении учебных занятий (всего):	170	96	74
В том числе:			
Занятия лекционного типа	78	48	30
Занятия семинарского типа	92	48	44

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 154 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме

контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	<p>1. Принципы организации ВМ Рассматриваемые вопросы: -Базовые понятия. -Элементная база вычислительной техники -Модели вычислительных машин</p> <p>2. Принципы организации ЭВМ классической архитектуры Рассматриваемые вопросы: -Принцип программного управления и его реализация -Принцип хранимой в памяти программы и его реализация</p> <p>3. Структурная организация ЭВМ. Рассматриваемые вопросы: -Основные устройства ЭВМ и их характеристики. -ЭВМ с единым интерфейсом -ЭВМ с множеством интерфейсов</p> <p>4. Иерархия программно-аппаратных средств ЭВМ. Рассматриваемые вопросы: -Уровни представления ЭВМ, понятие архитектуры ЭВМ -Организация программных средств (software) -Аппаратные средства интерпретации программ (hardware, firmware)</p> <p>5. Эволюция развития средств ВТ. Рассматриваемые вопросы: -Поколения средств ВТ -Механические и электромеханические ВМ, проект аналитической машины Ч. Бэббиджа -Классы и поколения ЭВМ</p> <p>6. Принципы функционирования процессора. Рассматриваемые вопросы: -Способы исполнения команд в процессоре -Машинный цикл процессора</p> <p>7. Организации прерываний. Рассматриваемые вопросы: -Основные этапы прерывания. -Организация и характеристики систем прерываний</p>

№ п/п	Тематика лекционных занятий / краткое содержание
	<p>Аппаратно-программные средства систем прерываний и способы их применения</p> <p>8.Кодирование команд. Рассматриваемые вопросы: -Форматы и кодирование команд -Команды VLIW и EPIC архитектур -Префиксы, префиксы и другие способы настройки команд</p> <p>9.Адресные пространства процессора. Рассматриваемые вопросы: Адресация регистровой памяти -Метод регистровых окон -Динамическое переименование регистров</p> <p>10.Адресные пространства процессора. Рассматриваемые вопросы: -Адресация оперативной памяти -Принципы размещения информации в ОП -Способы адресации ОП -Адресация периферийных устройств</p> <p>11.Система команд и машинный язык процессора. Рассматриваемые вопросы: -Состав системы команд процессора -Проблема семантического разрыва -Варианты CISC и RISC процессоров</p> <p>12.Примеры организации процессоров. Рассматриваемые вопросы: -Системы команд и регистровые модели процессоров разных моделей</p> <p>13.Многоуровневая организация памяти ЭВМ. Рассматриваемые вопросы: -Основные уровни памяти и их характеристики -Классификация запоминающих устройств</p> <p>14.Организация ЗУ с разными способами размещения и поиска информации. Рассматриваемые вопросы: -ЗУ адресного и безадресного типа -ЗУ ассоциативного типа</p> <p>15.Организация оперативной памяти ЭВМ. Рассматриваемые вопросы: -Многоблочное и многоабонентное исполнение памяти -Организация параллельных обращений в память -Способы распределения адресного пространства</p> <p>16.Принципы организации КЭШ памяти. Рассматриваемые вопросы: -Классификация способов повышения быстродействия основной памяти -Принципы организации и функционирования КЭШ памяти -Классификация КЭШ памяти по способу записи информации</p>

№ п/п	Тематика лекционных занятий / краткое содержание
	<p>17. Структурная организация КЭШ – памяти. Рассматриваемые вопросы: -КЭШ – память с полностью ассоциативным распределением, прямым отображением и частично ассоциативным распределением -Организация многоуровневой КЭШ – памяти -Поддержка когерентности КЭШ – памяти, инклюзивная организация КЭШ</p> <p>18. Виртуализация памяти. Рассматриваемые вопросы: -Анализ требований к объему основной памяти современной ЭВМ -Способы расширения адресного пространства основной памяти -Принцип виртуализации памяти</p> <p>19. Динамическое преобразование адреса. Рассматриваемые вопросы: -Страничная и сегментно-страничная организация памяти -Способы преобразования виртуальных адресов в физические -Защита памяти</p> <p>20. Принципы организации системы ввода-вывода. Рассматриваемые вопросы: -Программно-управляемый обмен и прямой доступ в память -Структурная организация и характеристики систем ввода-вывода</p> <p>21. Организация прямого доступа в память с использованием контроллеров прямого доступа. Рассматриваемые вопросы: -Принципы организации обменов с использованием контроллеров прямого доступа -Структурная организация и принципы функционирования контроллеров прямого доступа</p> <p>22. Организация прямого доступа в память с использованием процессоров ввода-вывода. Рассматриваемые вопросы: -Распараллеливание операций ввода-вывода. -Организация процессоров ввода-вывода, каналные программы Структурная организация и принципы функционирования процессоров ввода-вывода</p> <p>23. Интерфейсы и их классификация. Рассматриваемые вопросы: -Принципы организации интерфейсов -Основные определения, классификация интерфейсов -Типы шин и линий -Организация арбитража</p> <p>24. Принципы передачи информации в интерфейсах. Рассматриваемые вопросы: -Синхронный и асинхронный способы передачи и их сравнение -Последовательные интерфейсы</p> <p>Семестр 6</p> <p>25. Принципы организации конвейерной обработки. Рассматриваемые вопросы:</p>

№ п/п	Тематика лекционных занятий / краткое содержание
	<p>-Многоэлементная и многостадийная обработка -Способы распараллеливания вычислительного процесса -Принцип конвейерной организации обработки в процессорах -Синхронный и асинхронный конвейер</p> <p>26.Эффективность конвейера. Рассматриваемые вопросы: -Сбои в конвейере и способы их исключения -Классификация методов уменьшения конфликтов по управлению и их реализация -Статические и динамические методы предсказания переходов</p> <p>27.Суперскалярные процессоры. Рассматриваемые вопросы: -Организация суперскалярных процессоров -Принципы построения трактов исполнения команд с использованием конвейеризации и суперскалярности</p> <p>28.Многопроцессорные и многомашинные вычислительные системы -Эволюция структурной организации ЭВМ -Принципы построения многопроцессорных ЭВМ -Системы с общей и распределенной памятью</p> <p>29.Принципы микроархитектурной организации современных микропроцессоров. Рассматриваемые вопросы: -Классификация принципов интегрального исполнения процессоров Эволюция -микроархитектуры микропроцессоров -Многоядерные реализации -Проблемы эффективной работы конвейера и методы их решения.</p> <p>30.Микроархитектура блоков выборки и распаковки команд в составе ядра микропроцессора. Рассматриваемые вопросы: -Принцип выборки и распаковки команд -Предсказание переходов -Декодирование и преобразование команд Память микроопераций (миликоманд). -Переименование регистров.</p> <p>31.Микроархитектура АЛУ. Рассматриваемые вопросы: -Функциональные блоки выполнения операций -Блок обращения в ОП -Планирование выполнения микроопераций -Буфер переупорядочивания команд (ROB)</p> <p>32.Принципы организации АЛУ с внеочередным исполнением команд. Рассматриваемые вопросы: -Алгоритм внеочередного исполнения команд (алгоритм Томасуло)</p> <p>33.Микроархитектура многоядерного микропроцессора. Рассматриваемые вопросы: -Принципы объединения ядер и функционирование многоядерного микропроцессора -Дополнительные блоки в составе микропроцессора (графическая подсистема, блок прерываний, КЭШ L3, блок обращений в ОП и др.)</p>

№ п/п	Тематика лекционных занятий / краткое содержание
	<p>34.Тенденции развития микроархитектуры микропроцессоров. Рассматриваемые вопросы: -Технологии «тик-так», «РАО» фирмы Intel -Обзор отечественных микропроцессоров Эльбрус, Миландр, Байкал Электроникс и др. -Принцип двоичной совместимости</p> <p>35.Эволюция структурной организации ЭВМ. Рассматриваемые вопросы: -Принципы построения многопроцессорных и многомашинных систем. -Кластеры и МРР-системы -Отказоустойчивые ЭВМ</p> <p>36.Структурная организация ПЭВМ. Рассматриваемые вопросы: -Структура ПЭВМ с северным и южным мостами -Основные типы интерфейсов и принципы их организации и функционирования -Организация ПЭВМ на многоядерных микропроцессорах</p> <p>37.Структурная организация высокопроизводительных серверов. Рассматриваемые вопросы: -Эволюция архитектуры высокопроизводительных серверов на примере System z фирмы IBM -Микроархитектура процессоров, многопроцессорные реализации -Подсистема ввода-вывода -Конструктивное исполнение</p> <p>38.Обзор отечественных высокопроизводительных серверов. Рассматриваемые вопросы: -Элементная база -Вычислительные комплексы Эльбрус</p> <p>39.Структурная организация супер-ЭВМ. Рассматриваемые вопросы: -Принципы организации -Рейтинг суперЭВМ</p>

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	<p>1. Изучение приемов работы на микротренажере МТ-1804 В результате выполнения лабораторной работы студент отрабатывает умения настройки и наладки компонентов аппаратных средств путем загрузки в микро-тренажер и отладки учебной микропрограммы</p> <p>2. Изучение приемов работы на симуляторе микротренажера МТ-1804. В результате выполнения лабораторной работы студент отрабатывает умения инсталляции и настройки программных средств симуляторов аппаратных компонентов ЭВМ.</p> <p>3. Микропрограммирование АЛУ секционированного микропроцессора</p>

№ п/п	Наименование лабораторных работ / краткое содержание
	<p>В результате выполнения лабораторной работы студент отрабатывает умения выполнения работ по проектированию компонентов процессоров информационных и автоматизированных систем. (Разработка и отладка микропрограмм выполнения в АЛУ простейших арифметических и логических операций)</p> <p>4. Микропрограммирование УУ секционированного микропроцессора</p> <p>В результате выполнения лабораторной работы студент отрабатывает умения выполнения работ по проектированию компонентов процессоров информационных и автоматизированных систем. (Изучение способов организации переходов, циклов и микроподпрограмм в микропрограммных устройствах управления)</p> <p>5. Микропрограммирование секционированного микропроцессора</p> <p>В результате выполнения лабораторной работы студент отрабатывает умения выполнения работ по проектированию процессоров информационных и автоматизированных систем. (Изучение способов совместного использования блоков БМУ и ЦПЭ для построения процессоров)</p> <p>6. Изучение системы синхронизации секционированного микропроцессора</p> <p>В результате выполнения лабораторной работы студент отрабатывает умения по настройке и наладке компонентов программно-аппаратных комплексов. (Снятие и анализ временных диаграмм работы основных блоков секционированного микропроцессора).</p> <p>7. Изучение системы синхронизации секционированного микропроцессора</p> <p>В результате выполнения лабораторной работы студент отрабатывает умения по настройке и наладке компонентов программно-аппаратных комплексов. (Снятие и анализ микровременных диаграмм работы основных блоков секционированного микропроцессора).</p> <p>Семестр 6</p> <p>8. Программистская модель микроконтроллера K1986BE92Q1</p> <p>В результате выполнения лабораторной работы студент отрабатывает умения выполнения работ по проектированию компонентов для информационных и автоматизированных систем. (Изучение системы машинных команд и регистровой модели микроконтроллера)</p> <p>9. Изучение интегрированной среды разработки Keil μVision</p> <p>В результате выполнения лабораторной работы студент отрабатывает умения устанавливать отечественное и иностранное программное обеспечение</p> <p>10. Создание и запуск проекта в среде Keil μVision</p> <p>В результате выполнения лабораторной работы студент получает навыки использования инструментов современных средств автоматизации проектирования на современной элементной базе</p> <p>11. Выполнения арифметических операций</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем. (Изучение способов выполнения арифметических операций над 32-разрядными беззнаковыми кодами)</p> <p>12. Обработка многобайтных чисел</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем. (Изучение способов хранения и обработки многобайтных чисел)</p> <p>13. Логические операции над битами многоразрядных слов</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем. (Разработка операционных и бинарных программ вычисления булевых функций)</p> <p>14. Организация подпрограмм</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем. (Изучение способов организации подпрограмм средствами языка ассемблера для микроконтроллера K1986BE92Q1)</p>

Практические занятия

№ п/п	Тематика практических занятий/краткое содержание
1	<p>1. Анализ микропрограмм функционирования АЛУ В результате выполнения практического задания студент отрабатывает умения в выборе, настройке и наладке компонентов программно-аппаратных комплексов (Принципы построения АЛУ процессора из типовых узлов)</p> <p>2. Анализ микропрограмм функционирования ЦПЭ 1804BC1 В результате выполнения практического задания студент отрабатывает умения в выборе, настройке и наладке компонентов программно-аппаратных комплексов (Принципы построения АЛУ процессора на базе БИС ЦПЭ).</p> <p>3. Микропрограммное устройство управления на базе БМУ 1804ВУ1 В результате выполнения практического задания студент отрабатывает умения в выборе, настройке и наладке компонентов программно-аппаратных комплексов (Принципы построения микропрограммных устройств управления процессора на базе БИС БМУ).</p> <p>4. Операционное устройство на базе БИС ЦПЭ и БМУ В результате выполнения практического задания студент отрабатывает умения в выборе, настройке и наладке компонентов программно-аппаратных комплексов (Принципы построения процессоров на базе БИС ЦПЭ, БМУ).</p> <p>Семестр 6</p> <p>5. Принципы построения процессоров с использованием БИС ЦПЭ и БМУ В результате выполнения практического задания студент отрабатывает умения в выборе, настройке и наладке компонентов программно-аппаратных комплексов (Изучение принципов структурной организации процессоров на базе типовых БИС)</p> <p>6. Организация АЛУ и регистровой памяти процессора В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем (Разработка структурной схемы операционного блока процессора, включающего АЛУ и регистровую память с заданными параметрами)</p> <p>7. Организация устройства управления процессора В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем (Разработка устройства управления процессора на базе БМУ.)</p> <p>8. Организация блоков прерываний и обращений процессора к оперативной памяти и периферийным устройствам. В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем (Разработка блока прерываний и блока обращений к ОП и периферийным устройствам).</p>

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Анализ и проработка лекционного материала.
2	Изучение рекомендуемой учебной литературы
3	Освоение симулятора микротренажера и интегрированной среды разработки Keil μ Vision.
4	Подготовка и выполнение заданий по лабораторным работам
5	Подготовка отчетов о выполнении лабораторных работ
6	Выполнение курсового проекта.
7	Подготовка к промежуточной аттестации.
8	Подготовка к текущему контролю.

4.4. Примерный перечень тем курсовых проектов

1. Программируемый логический контроллер ПЛК.

Основными исходными данными для проектирования являются следующие параметры ПЛК (24 варианта):

- Число однобитовых портов ввода и вывода
- Емкость памяти программ
- Емкость памяти данных
- Способ адресации ячеек ПП, ПД, портов ввода и вывода
- Число запросов прерывания
- Способ запоминания состояния ПЛК
- Вариант прерывающей программы
- Элементная база

2. Сопроцессор с архитектурой RISC

Основными исходными данными для проектирования являются следующие параметры СП (36 вариантов):

- Тип архитектуры (система команд и программистская модель),
- Элементная база,
- разрядность процессора,
- параметры блока прерываний,
- параметры блока обращений к оперативной памяти

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Орлов С. А., Цилькер Б. Я. Организация ЭВМ и систем: Учебник для вузов. 3-е изд. Стандарт	URL: https://ibooks.ru/bookshelf/21994/reading (дата обращения: 09.10.2022). - Текст: электронный.

	<p>третьего поколения. (Серия «Учебник для вузов»). Санкт-Петербург: Питер 2014 г.— 688 с. - ISBN 978-5-4461-0811-4.</p>	
2	<p>Шамров М.И., Тельнов Г.Г. Микроархитектура процессоров для информационных систем на железнодорожном транспорте. Учебное пособие. М. :МИИТ, 2005., -92с.</p>	<p>Научно-техническая библиотека российского университета транспорта/МИИТ/, 50 экз. (дата обращения: 09.10.2022)Текст: непосредственный.</p>
3	<p>Мамченко А. Е., Шамров М. И. Организация, схемотехника и микропрограммирование процессоров ЭВМ Методические указания к курсовому проектированию по дисциплине «Организация ЭВМ и систем» М.: МИИТ, 2012., - 66с.</p>	<p>URL: http://195.245.205.171:8087/jirbis2/books/scanbooks_new/metod/03-41523.pdf. - Библиогр.: с. 64. - 100 экз. - (в пер.) - Текст: непосредственный. (дата обращения: 09.10.2022)</p>
4	<p>Шамров М. И. ; Архитектура и структурная организация микроконтроллеров семейства CORTEX-M : [Электронный ресурс] : учеб. пособие для студ. напр. "Информатика и вычислительная техника" и "Информационная безопасность" / МИИТ. Каф. "Вычислительные системы, сети и информационная безопасность". - М. : РУТ(МИИТ), 2019. - 62 с.</p>	<p>URL: http://195.245.205.171:8087/jirbis2/books/scanbooks_new/upos/DС-1095.pdf. Текст: непосредственный(дата обращения: 09.10.2022)</p>
5	<p>Шамров М. И.</p>	<p>URL:</p>

	<p>Программирование микроконтроллеров семейства CORTEX-M : учеб. пособие для студ. напр. "Информатика и вычислительная техника" и "Информационная безопасность" /; МИИТ. Каф. "Вычислительные системы, сети и информационная безопасность". - М.: РУТ (МИИТ), 2020. - 88 с.</p>	<p>http://195.245.205.171:8087/jirbis2/books/scanbooks_new/upos/DС-1373.pdf. Текст: непосредственный(дата обращения: 09.10.2022)</p>
6	<p>Варфоломеев В.А., Лецкий Э.К., Шамров М.И. , Яковлев В.В. Высокопроизводительные вычислительные системы на железнодорожном транспорте: учебник для студ. вузов ж.-д. трансп. / - М. : ГОУ "Учебно-метод. центр по образованию на ж.д.", 2010. - 246 с. : ил. - ISBN 978-5-9994-0013-0 (в пер.)</p>	<p>URL: http://195.245.205.171:8087/jirbis2/books/scanbooks_new/metod/10-2085.pdf. 500 экз. - Текст : непосредственный. (дата обращения: 09.10.2022)</p>
7	<p>Столлинс, Уильям. Структурная организация и архитектура компьютерных систем: Проектирование и производительность : производственно-практическое издание / Пер. с англ.; Ред. В.Т. Тertyшный. - 5-е изд. - М. : "Вильямс", 2002. - 896 с. : рис. - ISBN 5-8459-0262-2.</p>	<p>Научно-техническая библиотека российского университета транспорта/МИИТ/, 10 экз. (дата обращения: 09.10.2022)Текст: непосредственный</p>

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

- Электронно-библиотечная система Научно-технической библиотеки РУТ (МИИТ): <http://library.miit.ru>

- Национальный открытый университет «ИНТУИТ»
<https://intuit.ru/studies/courses/2192/31/info>

- Форум специалистов по информационным технологиям
<http://citforum.ru/>

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

- Microsoft Windows

- Microsoft Office

При организации обучения по дисциплине (модулю) с применением электронного обучения и дистанционных образовательных технологий необходим доступ каждого студента к информационным ресурсам – библиотечному фонду Университета, сетевым ресурсам и информационно-телекоммуникационной сети «Интернет».

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Лекционная аудитория, оснащенная компьютером и проектором.

В случае проведения дистанционных занятий необходимо наличие средств для организации удаленных коммуникаций.

Для проведения лабораторных занятий требуется специализированная лаборатория ("Организация вычислительных сетей и периферийные устройства"), оснащенная учебно-лабораторными стендами, подключенными к сети электропитания со средствами аварийного отключения в соответствии с нормами электробезопасности.

9. Форма промежуточной аттестации:

Зачет в 5 семестре.

Курсовой проект в 6 семестре.

Экзамен в 6 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы

Доцент, доцент, к.н. кафедры
«Вычислительные системы, сети и
информационная безопасность»

Шамров Михаил
Иванович

Лист согласования

Заведующий кафедрой ВССиИБ
Председатель учебно-методической
комиссии

Б.В. Желенков

Н.А. Клычева