

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
высшего образования - программы бакалавриата
по направлению подготовки
09.03.01 Информатика и вычислительная техника,
утвержденной первым проректором РУТ (МИИТ)
Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Организация вычислительных машин и систем

Направление подготовки: 09.03.01 Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде электронного документа выгружена из единой корпоративной информационной системы управления университетом и соответствует оригиналу

Простая электронная подпись, выданная РУТ (МИИТ)
ID подписи: 4196
Подписал: заведующий кафедрой Желенков Борис Владимирович
Дата: 10.10.2024

1. Общие сведения о дисциплине (модуле).

Целями освоения дисциплины «Организация вычислительных машин и систем» является изучение основ организации и функционирования современных ЭВМ и систем.

Основными задачами дисциплины являются:

- изучение моделей вычислительных машин и систем и принципов их функциональной организации на различной элементной базе;
- получение устойчивых представлений о принципах структурной организации и функционирования аппаратных средств вычислительных машин и систем, включая процессоры, устройства памяти и подсистемы ввода-вывода;
- приобретение знаний, практических умений и навыков по эксплуатации и проектированию аппаратно-программных компонентов вычислительных машин и систем с использованием стандартных средств проектирования на современной элементной базе.

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ОПК-5 - Способен устанавливать программное и аппаратное обеспечение для информационных и автоматизированных систем;

ОПК-7 - Способен участвовать в настройке и наладке программно-аппаратных комплексов;

ПК-6 - Способность выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем .

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- принципы организации и функционирования аппаратных, программных и программно-аппаратных средств информационных и автоматизированных систем;
- способы настройки и наладки программно-аппаратных комплексов;
- принципы организации разработки архитектур и прототипов информационных систем.

Уметь:

- устанавливать программное и аппаратное обеспечение для инфор-

мационных и автоматизированных систем;

- осуществлять выбор, настройку и наладку компонентов программно-аппаратных комплексов;
- выполнять работы и управлять работами по проектированию компонентов для информационных систем.

Владеть:

- навыками применения средств инсталляции программного и аппаратного обеспечения информационных и автоматизированных систем;
- методами и средствами настройки и наладки программно-аппаратных комплексов;
- методами и средствами автоматизации проектирования информационных систем на современной элементной базе

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 9 з.е. (324 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов		
	Всего	Семестр	
		№5	№6
Контактная работа при проведении учебных занятий (всего):	160	80	80
В том числе:			
Занятия лекционного типа	80	48	32
Занятия семинарского типа	80	32	48

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 164 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме

контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	СЕМЕСТР 5 Принципы организации ВМ Рассматриваемые вопросы: - базовые понятия; - обзор элементной базы вычислительной техники, современная элементная база; - модели вычислительных машин.
2	Принципы организации и функционирования ЭВМ классической архитектуры Рассматриваемые вопросы: - принцип программного управления и его реализация; - операционное устройство как модель построения процессора.
3	Принципы организации и функционирования ЭВМ классической архитектуры Рассматриваемые вопросы: - принцип хранимой в памяти программы и его реализация; - основные устройства ЭВМ и их характеристики.
4	Структурная организация ЭВМ Рассматриваемые вопросы: - ЭВМ с единым интерфейсом; - ЭВМ с множеством интерфейсов.
5	Эволюция развития средств ВТ Рассматриваемые вопросы: - поколения средств ВТ; - механические и электромеханические ВМ, проект аналитической машины Ч. Бэббиджа; - классы и поколения ЭВМ.
6	Принципы организации и функционирования процессора Рассматриваемые вопросы: - способы исполнения команд в процессоре; - машинный цикл процессора.
7	Организация прерываний Рассматриваемые вопросы: - основные этапы прерывания; - организация и характеристики систем прерываний; - аппаратно-программные средства систем прерываний и способы их применения.
8	Кодирование команд Рассматриваемые вопросы: - форматы и кодирование команд; - команды VLIW и EPIC архитектур; - предикаты, префиксы и другие способы настройки команд.

№ п/п	Тематика лекционных занятий / краткое содержание
9	<p>Адресные пространства процессора</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - адресация регистровой памяти; - метод регистровых окон; - динамическое переименование регистров.
10	<p>Адресные пространства процессора.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - адресация оперативной памяти; - принципы размещения информации в ОП; - способы адресации ОП; - адресация периферийных устройств.
11	<p>Система команд и машинный язык процессора</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - состав системы команд процессора; - проблема семантического разрыва; - варианты CISC и RISC процессоров; - системы команд и регистровые модели процессоров разных моделей.
12	<p>Структурная организация процессоров.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - конвейерная организация процессоров; - суперскалярная организация процессоров.
13	<p>Принципы многоуровневой организации и функционирования памяти ЭВМ.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - основные уровни памяти и их характеристики.
14	<p>Классификация запоминающих устройств</p> <p>Рассматриваемые вопросы</p> <ul style="list-style-type: none"> - ЗУПВ, ПЗУ, ФЛЭШ; - ЗУ с разными способами размещения и поиска информации; - способы организации доступа к элементам запоминающего массива; - физические принципы построения запоминающего массива.
15	<p>Принципы организации и функционирования оперативной памяти ЭВМ</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - многоблочное и многоабонентное исполнение памяти; - организация параллельных обращений в память; - способы распределения адресного пространства.
16	<p>Принципы организации и функционирования КЭШ памяти</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - классификация способов повышения быстродействия основной памяти; - принципы организации и функционирования КЭШ памяти ; - классификация КЭШ памяти по способу записи информации.
17	<p>Структурная организация КЭШ – памяти</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - КЭШ – память с полностью ассоциативным распределением, прямым отображением и частично ассоциативным распределением; - организация многоуровневой КЭШ – памяти;

№ п/п	Тематика лекционных занятий / краткое содержание
	- поддержка когерентности КЭШ – памяти, инклюзивная организация КЭШ.
18	Структурная организация КЭШ – памяти. Рассматриваемые вопросы: - организация многоуровневой КЭШ – памяти; - поддержка когерентности КЭШ – памяти, инклюзивная/экссклюзивная организация КЭШ.
19	Виртуализация памяти Рассматриваемые вопросы: - анализ требований к объему основной памяти современной ЭВМ; - способы расширения адресного пространства основной памяти; - принцип виртуализации памяти.
20	Динамическое преобразование адреса Рассматриваемые вопросы: - страничная и сегментно-страничная организация памяти; - способы преобразования виртуальных адресов в физические - защита памяти.
21	Принципы организации и функционирования системы ввода-вывода Рассматриваемые вопросы: - программно-управляемый обмен и прямой доступ в память; - структурная организация и характеристики систем ввода-вывода.
22	Организация прямого доступа в память Рассматриваемые вопросы: - принципы организации обменов с использованием контроллеров прямого доступа; - структурная организация и принципы функционирования контроллеров прямого доступа; - организация процессоров ввода-вывода, каналные программы.
23	Интерфейсы и их классификация Рассматриваемые вопросы: - принципы организации интерфейсов; - основные определения, классификация интерфейсов; - типы шин и линий; - организация арбитража.
24	Принципы передачи информации в интерфейсах Рассматриваемые вопросы: - синхронный и асинхронный способы передачи и их сравнение; - последовательные интерфейсы.
25	СЕМЕСТР 6 Принципы многоуровневой организации и функционирования памяти ЭВМ. Рассматриваемые вопросы: - основные уровни памяти и их характеристики; - классификация запоминающих устройств.
26	Организация ЗУ с разными способами размещения и поиска информации. Рассматриваемые вопросы: - ЗУ адресного и безадресного типа; - ЗУ ассоциативного типа.
27	Принципы организации и функционирования оперативной памяти ЭВМ Рассматриваемые вопросы: - многоблочное и многоабонентное исполнение памяти;

№ п/п	Тематика лекционных занятий / краткое содержание
	- организация параллельных обращений в память; - способы распределения адресного пространства.
28	Принципы организации и функционирования КЭШ памяти Рассматриваемые вопросы: - классификация способов повышения быстродействия основной памяти; - принципы организации и функционирования КЭШ памяти; - классификация КЭШ памяти по способу записи информации.
29	Структурная организация КЭШ – памяти Рассматриваемые вопросы: - КЭШ – память с полностью ассоциативным распределением, прямым отображением и частично ассоциативным распределением ; - организация многоуровневой КЭШ – памяти; - поддержка когерентности КЭШ – памяти, инклюзивная организация КЭШ.
30	Виртуализация памяти Рассматриваемые вопросы: - анализ требований к объему основной памяти современной ЭВМ; - способы расширения адресного пространства основной памяти; - принцип виртуализации памяти.
31	Динамическое преобразование адреса. Рассматриваемые вопросы: - страничная и сегментно-страничная организация памяти; - способы преобразования виртуальных адресов в физические; - защита памяти.
32	Принципы организации и функционирования системы ввода-вывода Рассматриваемые вопросы: - программно-управляемый обмен и прямой доступ в память; - структурная организация и характеристики систем ввода-вывода.
33	Организация прямого доступа в память с использованием контроллеров прямого доступа Рассматриваемые вопросы: - принципы организации обменов с использованием контроллеров прямого доступа; - структурная организация и принципы функционирования контроллеров прямого доступа.
34	Организация прямого доступа в память с использованием процессоров ввода-вывода Рассматриваемые вопросы: - распараллеливание операций ввода-вывода. - организация процессоров ввода-вывода, каналные программы - структурная организация и принципы функционирования процессоров ввода-вывода
35	Интерфейсы и их классификация Рассматриваемые вопросы: - принципы организации интерфейсов; - основные определения, классификация интерфейсов; - типы шин и линий; - организация арбитража.
36	Принципы передачи информации в интерфейсах

№ п/п	Тематика лекционных занятий / краткое содержание
	Рассматриваемые вопросы: - синхронный и асинхронный способы передачи и их сравнение; - последовательные интерфейсы.
37	Микроархитектура многоядерного микропроцессора Рассматриваемые вопросы: - принципы структурной организации многоядерного микропроцессора; - дополнительные блоки в составе микропроцессора (графическая подсистема, блок прерываний, КЭШ L3, блок обращений в ОП и др.).
38	Тенденции развития микроархитектуры отечественных микропроцессоров Рассматриваемые вопросы: - обзор отечественных микропроцессоров; - принцип двоичной совместимости и организация микропроцессоров Эльбрус.
39	Принципы структурной организации ЭВМ на многоядерных микропроцессорах Рассматриваемые вопросы: - принципы построения многопроцессорных и многомашинных систем; - кластеры и МРР-системы; - отказоустойчивые ЭВМ.
40	Принципы организации и функционирования ПЭВМ Рассматриваемые вопросы: - структура ПЭВМ с северным и южным мостами; - основные типы интерфейсов и принципы их организации и функционирования; - организация ПЭВМ на многоядерных микропроцессорах.

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	СЕМЕСТР 5 Изучение структурной организации многокристального секционированного микропроцессора. Основные блоки микропроцессора и их взаимодействие. Организация микротренажера МТ-1804 В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
2	Изучение приемов работы на микротренажере МТ-1804. Способы загрузки, исполнения и отладки микропрограмм. В результате выполнения лабораторной работы студент отрабатывает умения осуществлять выбор, настройку и обслуживание программных, программно-аппаратных средств вычислительных машин.
3	Изучение симулятора микротренажера МТ-1804. Установка симулятора на ПЭВМ. Режимы загрузки и исполнения микропрограмм. В результате выполнения лабораторной работы студент отрабатывает умения осуществлять выбор и настройку программных, программно-аппаратных средств вычислительных машин и систем.
4	Изучение приемов работы на симуляторе микротренажера МТ-1804. Способы загрузки, исполнения и отладки микропрограмм. В результате выполнения лабораторной работы студент отрабатывает умения осуществлять выбор и

№ п/п	Наименование лабораторных работ / краткое содержание
	настройку программных, программно-аппаратных средств вычислительных машин и систем.
5	<p>Принципы организации и функционирования центрального процессорного элемента ЦПЭ секционированного микропроцессора.</p> <p>В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.</p>
6	<p>Микропрограммирование АЛУ секционированного микропроцессора.</p> <p>Разработка и отладка микропрограмм выполнения в АЛУ простейших арифметических операций</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем, инсталляции микропрограммного и программного обеспечения.</p>
7	<p>Микропрограммирование АЛУ секционированного микропроцессора.</p> <p>Разработка и отладка циклических микропрограмм с формированием признаков в АЛУ.</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем, инсталляции микропрограммного и программного обеспечения.</p>
8	<p>Принципы организации и функционирования блока микропрограммного управления БМУ секционированного микропроцессора.</p> <p>В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.</p>
9	<p>Микропрограммирование УУ секционированного микропроцессора.</p> <p>Изучение способов организации переходов в микропрограммных устройствах управления.</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем, инсталляции микропрограммного и программного обеспечения.</p>
10	<p>Микропрограммирование УУ секционированного микропроцессора. Изучение способов организации циклов и микроподпрограмм в микропрограммных устройствах управления.</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем, инсталляции микропрограммного и программного обеспечения.</p>
11	<p>Микропрограммирование секционированного микропроцессора. Изучение способов совместного использования блоков БМУ и ЦПЭ для построения процессоров.</p> <p>Разработка алгоритмов для реализации операций машинного цикла процессора.</p> <p>В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.</p>
12	<p>Микропрограммирование секционированного микропроцессора. Разработка и кодирование микропрограмм реализации алгоритмов машинного цикла процессора.</p> <p>В результате выполнения лабораторной работы студент отрабатывает умения осуществлять выбор и настройку программных, программно-аппаратных средств вычислительных машин и систем.</p>
13	<p>Микропрограммирование секционированного микропроцессора Отладка и тестирование микропрограмм реализации алгоритмов машинного цикла процессора</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем, инсталляции микропрограммного и программного обеспечения. (Изучение способов совместного использования блоков БМУ и ЦПЭ для построения процессоров) .</p>
14	<p>Изучение принципов организации системы синхронизации секционированного микропроцессора. Временные диаграммы работы секционированного микропроцессора.</p>

№ п/п	Наименование лабораторных работ / краткое содержание
	В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
15	Снятие и анализ временных диаграмм работы секционированного микропроцессора. В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов процессоров информационных систем.
16	Снятие и анализ микровременных диаграмм работы основных блоков секционированного микропроцессора. В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов процессоров информационных систем.
17	СЕМЕСТР 6 Принципы организации микроконтроллеров. Структурная организация и функционирование микроконтроллера K1986BE92QI. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
18	Принципы организации микроконтроллеров. Изучение основных блоков в составе микроконтроллера: процессорное ядро, блок синхронизации, системный таймер, блок прерываний. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
19	Принципы организации микроконтроллеров. Программистская модель микроконтроллера K1986BE92QI, форматы команд и машинный язык. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
20	Изучение программных средств для создания и отладки программ в микроконтроллерах. Основные средства и принципы использования интегрированной среды разработки Keil μ Vision. В результате выполнения лабораторной работы студент отработывает умения осуществлять выбор, настройку и обслуживание программных и программно-аппаратных средств вычислительных машин и систем.
21	Изучение программных средств для создания и отладки программ в микроконтроллерах. Основные этапы создания проектов в среде Keil μ Vision. В результате выполнения лабораторной работы студент отработывает умения осуществлять выбор, настройку и обслуживание программных и программно-аппаратных средств вычислительных машин и систем.
22	Изучение программных средств для создания и отладки программ в микроконтроллерах. Установка пакета Keil MDK на ПЭВМ лабораторного стенда и его запуск. В результате выполнения лабораторной работы студент получает навыки инсталляции отечественного и иностранного программного обеспечения.
23	Изучение способов исходного задания программ для отладки в интегрированной среде разработки Keil μ Vision. Язык ассемблера для программирования микроконтроллеров с архитектурой ARM.

№ п/п	Наименование лабораторных работ / краткое содержание
	В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
24	Создание и запуск проекта в среде Keil μ Vision в режиме симулятора. Загрузка и отладка учебной программы. В результате выполнения лабораторной работы студент отрабатывает умения осуществлять выбор, настройку и обслуживание программных и программно-аппаратных средств вычислительных машин и систем.
25	Изучение способов выполнения арифметических операций. Форматы арифметических команд. Разработка программы выполнения операций над 32-разрядными беззнаковыми кодами. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
26	Изучение способов выполнения арифметических операций. Загрузка и отладка программы выполнения операций над 32-разрядными беззнаковыми кодами. В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем.
27	Изучение способов хранения и обработки многобайтных чисел. Разработка алгоритма и программы обработки многобайтных чисел по заданному варианту. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
28	Изучение способов хранения и обработки многобайтных чисел. Загрузка и отладка программы обработки многобайтных чисел. В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем.
29	Логические операции над битами многоразрядных слов. В результате выполнения лабораторной работы студент получает навыки обращения к битовым переменным и их программная реализация.
30	Логические операции над битами многоразрядных слов. Разработка и отладка операторных программ вычисления булевых функций. В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем.
31	Логические операции над битами многоразрядных слов. Разработка и отладка бинарных программ вычисления булевых функций. В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем.
32	Организация подпрограмм Изучение способов организации подпрограмм средствами языка ассемблера для микроконтроллера K1986BE92Q1. В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем.

Практические занятия

№ п/п	Тематика практических занятий/краткое содержание
1	<p>Принципы структурной организации ЭВМ с использованием много кристалльных секционированных микропроцессоров</p> <p>Основные блоки ЭВМ, распределение адресных пространств памяти и устройств ввода-вывода, организация шин адреса, данных и управления.</p> <p>В результате выполнения практического задания работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.</p>
2	<p>Принципы построения процессоров с использованием БИС ЦПЭ и БМУ</p> <p>Изучение принципов структурной организации процессоров на базе типовых БИС.</p> <p>В результате выполнения практического задания студент отрабатывает умения в выборе, настройке и наладке компонентов программно-аппаратных комплексов.</p>
3	<p>Организация АЛУ и регистровой памяти процессора.</p> <p>Изучение принципов структурной организации АЛУ на базе типовых БИС. Разработка структурной схемы операционного блока процессора, включающего АЛУ и регистровую память с заданными параметрами</p> <p>В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем.</p>
4	<p>Организация АЛУ и регистровой памяти процессора</p> <p>Изучение принципов структурной организации АЛУ на базе типовых БИС. Разработка структурной схемы операционного блока процессора, включающего АЛУ и регистровую память с заданными параметрами</p> <p>В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем.</p>
5	<p>Организация устройства управления процессора</p> <p>Разработка устройства управления процессора на базе БМУ</p> <p>В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных</p>
6	<p>Принципы синхронизации устройств в составе процессора</p> <p>Разработка схемы синхронизации и начальной установки процессора.</p> <p>В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем.</p>
7	<p>Организация системы прерываний процессора</p> <p>Разработка блока прерываний и его подключение к процессору с использованием микропрограммного уровня управления.</p> <p>В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем.</p>
8	<p>Принципы взаимодействия процессора с оперативной памятью и периферийными устройствами. Разработка схем подключения памяти и периферийных устройств к шинам процессора.</p> <p>В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем.</p>

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Изучение дополнительной литературы
2	Подготовка к лабораторным работам.

3	Выполнение курсового проекта.
4	Подготовка к промежуточной аттестации.
5	Подготовка к текущему контролю.

4.4. Примерный перечень тем курсовых проектов

Основными целями курсового проектирования являются:

- умение осуществлять выбор, настройку и наладку компонентов программно-аппаратных комплексов,
- умение выполнять работы и управлять работами по проектированию компонентов для информационных и автоматизированных систем,
- навык разработки архитектур и прототипов информационных систем,
- навык использования инструментов современных средств автоматизации проектирования на современной элементной базе

Темы курсового проекта:

1. Программируемый логический контроллер ПЛК.

ПЛК представляет собой простейшую специализированную ЭВМ для управления несложными объектами и технологическими процессами. Входными сигналами ПЛК служат сигналы от двоичных датчиков объекта и сигналы прерываний. Выходные сигналы передаются контроллером к исполнительным механизмам. Основными исходными данными для проектирования являются следующие параметры ПЛК (24 варианта):

- Число однобитовых портов ввода и вывода
- Емкость памяти программ
- Емкость памяти данных
- Способ адресации ячеек ПП, ПД, портов ввода и вывода
- Число запросов прерывания
- Способ запоминания состояния ПЛК
- Вариант прерывающей программы
- Элементная база

2. Сопроцессор с архитектурой RISC

Проектируемый сопроцессор СП функционирует параллельно с центральным процессором ЦП и использует общую с ЦП оперативную память ОП. Для организации обращений двух процессоров в общую ОП используется

блок БООП обращений в ОП, в состав которого входит арбитр (АРБ) для разрешения конфликтов при одновременных обращениях процессоров в ОП. Каждый из процессоров имеет собственную систему команд и работает по своей программе, находящейся в ОП. Основными исходными данными для проектирования являются следующие параметры СП (36 вариантов):

- Тип архитектуры (система команд и программистская модель),
- Элементная база,
- разрядность процессора,
- параметры блока прерываний,
- параметры блока обращений к оперативной памяти

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Хорошевский В.Г. Архитектура вычислитель-ных систем / Москва: МГТУ им. Н.Э. Баумана, 2008. - 520 с. - ISBN 978-5-7038-3175-5.	URL: https://ibooks.ru/bookshelf/364102/reading (дата обращения: 09.10.2022). - Текст: электронный.
2	Варфоломеев В.А., Лецкий Э.К., Шамров М.И., Яковлев В.В. Высокопроизводительны е вычислительные системы на железнодорожном транспорте: учебник для студ. вузов ж.-д. трансп. / - М. : ГОУ "Учебно-метод. центр по образованию на ж.д.", 2010. - 246 с. : ил. - ISBN 978-5-9994-0013-0 (в пер.)	URL: http://195.245.205.171:8087/jirbis2/books/scanbooks_new/metod/10-2085.pdf . 500 экз. - Текст : непосредственный. (дата обращения: 09.10.2022)
3	Шамров М. И. ; Архитектура и	URL: http://195.245.205.171:8087/jirbis2/books/scanbooks_new/upos/D

	структурная организация микроконтроллеров семейства CORTEX-M : [Электронный ресурс] : учеб. пособие для студ. напр. "Информатика и вычислительная техника" и "Информационная безопасность" / МИИТ. Каф. "Вычислительные системы, сети и информационная безопасность". - М. : РУТ(МИИТ), 2019. - 62 с.	C-1095.pdf. Текст: непосредственный(дата обращения: 09.10.2022)
4	Шамров М. И. Программирование микро-контроллеров семейства CORTEX-M : учеб. пособие для студ. напр. "Информатика и вычислительная техника" и "Информационная безопасность" /; МИИТ. Каф. "Вычислительные системы, сети и информационная безопасность". - М.: РУТ (МИИТ), 2020. - 88 с.	URL: http://195.245.205.171:8087/jirbis2/books/scanbooks_new/upos/D C-1373.pdf . Текст: непосредственный(дата обращения: 09.10.2022)

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

- Электронно-библиотечная система Научно-технической библиотеки РУТ (МИИТ): <http://library.miit.ru>

- Национальный открытый университет «ИНТУИТ»
<https://intuit.ru/studies/courses/2192/31/info>

- Форум специалистов по информационным технологиям
<http://citforum.ru/>

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

- Microsoft Windows
- Microsoft Office

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Лекционная аудитория, оснащенная компьютером и проектором.

В случае проведения дистанционных занятий необходимо наличие средств для организации удаленных коммуникаций.

Для проведения лабораторных занятий требуется специализированная лаборатория, оснащенная учебно-лабораторными стендами, подключенными к сети электропитания со средствами аварийного отключения в соответствии с нормами электробезопасности.

Для проведения лабораторных занятий в лаборатории необходимо наличие мультимедиа аппаратуры. Для доступа к электронным учебно-методическим указаниям и литературе по курсу должен быть предусмотрен компьютер с открытым доступом для студентов.

9. Форма промежуточной аттестации:

Зачет в 5 семестре.

Курсовой проект в 6 семестре.

Экзамен в 6 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

доцент, доцент, к.н. кафедры
«Вычислительные системы, сети и
информационная безопасность»

М.И. Шамров

Согласовано:

Заведующий кафедрой ВССиИБ

Б.В. Желенков

Председатель учебно-методической
комиссии

Н.А. Андриянова