

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
базового высшего образования
по направлению подготовки
09.03.01 Информатика и вычислительная техника,
утвержденной первым проректором ФГАОУ ВО
РУТ (МИИТ) Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Организация вычислительных машин и систем

Направление подготовки: 09.03.01 Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде
электронного документа выгружена из единой
корпоративной информационной системы управления
университетом и соответствует оригиналу

Простая электронная подпись, выданная ФГАОУ ВО РУТ
(МИИТ)

ID подписи: 4196

Подписал: заведующий кафедрой Желенков Борис
Владимирович

Дата: 22.09.2026

1. Общие сведения о дисциплине (модуле).

Целями освоения дисциплины «Организация вычислительных машин и систем» является изучение основ организации и функционирования современных ЭВМ и систем.

Основными задачами дисциплины являются:

- изучение моделей вычислительных машин и систем и принципов их функциональной организации на различной элементной базе;
- получение устойчивых представлений о принципах структурной организации и функционирования аппаратных средств вычислительных машин и систем, включая процессоры, устройства памяти и подсистемы ввода-вывода;
- приобретение знаний, практических умений и навыков по эксплуатации и проектированию аппаратно-программных компонентов вычислительных машин и систем с использованием стандартных средств проектирования на современной элементной базе.

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ПК-6 - Способность выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем ;

ПК-7 - Способность выполнять работы и управлять работами по созданию, модификации и сопровождению информационных систем, автоматизирующих задачи организационного управления и бизнес-процессы.

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- принципы организации и функционирования программно-аппаратных средств в составе информационных систем;
- способы создания, модификации и сопровождения программно-аппаратных средств в составе информационных систем, автоматизирующих задачи организационного управления и бизнес-процессы;

Уметь:

- выполнять работы и управлять работами по проектированию программно-аппаратных средств для информационных систем.

- выполнять работы и управлять работами по созданию, модификации и сопровождению информационных систем;

Владеть:

- методами и средствами автоматизации проектирования информационных систем на современной элементной базе

- навыками создания и эксплуатации программного и аппаратного обеспечения информационных систем;

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 10 з.е. (360 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов		
	Всего	Семестр	
		№5	№6
Контактная работа при проведении учебных занятий (всего):	160	80	80
В том числе:			
Занятия лекционного типа	80	48	32
Занятия семинарского типа	80	32	48

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 200 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	Семестр 5 Принципы организации ВМ Семестр 5 Принципы организации ВМ Рассматриваемые вопросы: - базовые понятия; - обзор элементной базы вычислительной техники.
2	Принципы организации ВМ Рассматриваемые вопросы: - электронная элементная база и перспективы ее развития; - иерархия электронной элементной базы; - разработка новых технологий создания элементной базы.
3	Принципы организации ВМ Рассматриваемые вопросы: - модели вычислительных машин. (АВМ, нейроЭВМ, ЦВМ)
4	Принципы организации и функционирования ЭВМ классической архитектуры Рассматриваемые вопросы: - принцип программного управления и его реализация; - операционное устройство как модель построения процессора.
5	Принципы организации и функционирования ЭВМ классической архитектуры Рассматриваемые вопросы: - принцип хранимой в памяти программы и его реализация; - основные устройства ЭВМ и их характеристики; - уровни представления ЭВМ, понятие архитектуры и микроархитектуры ЭВМ.
6	Характеристики, классы и поколения ЭВМ Рассматриваемые вопросы: - Основные характеристики ЭВМ - Принципы классификации ЭВМ - Эволюция развития средств ВТ. Поколения ВМ
7	Принципы организации и функционирования процессора классической архитектуры Рассматриваемые вопросы: - способы исполнения команд в процессоре; - машинный цикл процессора.
8	Элементы микроархитектуры классического процессора. Рассматриваемые вопросы: - микропрограммные устройства управления.
9	Элементы микроархитектуры классического процессора. Рассматриваемые вопросы: - арифметико-логические устройства
10	Организации прерываний. Рассматриваемые вопросы: - основные этапы прерывания; - организация и характеристики систем прерываний.
11	Организации прерываний. Рассматриваемые вопросы: - организация прерывающих программ; - контроллеры прерываний.

№ п/п	Тематика лекционных занятий / краткое содержание
12	<p>Кодирование команд</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - форматы и кодирование команд; - групповые команды VLIW и EPIC архитектур, векторные команды; - кодирование кода операций, предикаты, префиксы и другие способы настройки команд.
13	<p>Кодирование адресной части команд.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - адресные пространства процессора; - адресация регистровой памяти; - метод регистровых окон; - динамическое переименование регистров.
14	<p>Кодирование адресной части команд.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - адресация оперативной памяти; - принципы размещения информации в ОП; - способы адресации ОП; - адресация периферийных устройств.
15	<p>Система команд и машинный язык процессора</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - состав системы команд процессора; - проблема семантического разрыва; - варианты CISC, RISC, RISC-V систем команд.
16	<p>Интегральное исполнение процессоров</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - эволюция структурной организации микропроцессоров; - однокристальные микроЭВМ.
17	<p>Система команд и машинный язык процессора</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - примеры систем команд и регистровых моделей процессоров разных моделей.
18	<p>Память ЭВМ классической архитектуры</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - одноуровневая и многоуровневая организация памяти; - классификация запоминающих устройств.
19	<p>Организация ЗУ с разными способами размещения и поиска информации.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - ЗУ адресного и безадресного типа; - ЗУ ассоциативного типа.
20	<p>Принципы организации обменов между устройствами ЭВМ.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - принципы организации интерфейсов, типы шин и линий; - основные этапы выполнения обменов, организация арбитража.
21	<p>Принципы организации обменов между устройствами ЭВМ.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - синхронный и асинхронный способы передачи; - классификация интерфейсов, последовательные интерфейсы.
22	<p>Структурная организация ЭВМ.</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - организация прямого доступа в память;

№ п/п	Тематика лекционных занятий / краткое содержание
	<ul style="list-style-type: none"> - ЭВМ с единым интерфейсом; - ЭВМ с множеством интерфейсов.
23	Структурная организация ЭВМ. Рассматриваемые вопросы: <ul style="list-style-type: none"> - принципы организации и функционирования процессоров ввода-вывода
24	Структурная организация ЭВМ разных классов Рассматриваемые вопросы: <ul style="list-style-type: none"> - эволюция структурной организации ПЭВМ; - структурная организация высокопроизводительных ЭВМ.
25	Семестр 6 Эволюция организации памяти ЭВМ Рассматриваемые вопросы: <ul style="list-style-type: none"> - требования к параметрам памяти ЭВМ; - многоуровневая организация памяти ЭВМ; - принципы организации обращений в многоуровневую память.
26	Принципы организации и функционирования оперативной памяти ЭВМ Рассматриваемые вопросы: <ul style="list-style-type: none"> - многоблочное и многоабонентное исполнение ОП; - организация параллельных обращений в ОП; - способы распределения адресного пространства ОП.
27	Принципы организации КЭШ памяти. Рассматриваемые вопросы: <ul style="list-style-type: none"> - принципы организации и функционирования КЭШ памяти; - классификация КЭШ памяти по способу записи информации, КЭШ со сквозной и обратной записью.
28	Структурная организация КЭШ – памяти Рассматриваемые вопросы: <ul style="list-style-type: none"> - задачи распределения блоков обмена в КЭШ – памяти и слежения за их местоположением; - КЭШ – память с полностью ассоциативным распределением, прямым отображением и частично ассоциативным распределением; - использование ассоциативной памяти для слежения за местоположением блоков обмена в КЭШ
29	Структурная организация КЭШ – памяти Рассматриваемые вопросы: <ul style="list-style-type: none"> - принципы структурной организации КЭШ – памяти с прямым отображением и частично ассоциативным распределением; - организация многоуровневой КЭШ – памяти, поддержка когерентности КЭШ – памяти; - инклюзивные и эксклюзивные КЭШ.
30	Виртуализация памяти Рассматриваемые вопросы: <ul style="list-style-type: none"> - анализ требований к объему основной памяти современной ЭВМ; - способы расширения адресного пространства основной памяти; - принцип виртуализации памяти.
31	Динамическое преобразование адреса. Рассматриваемые вопросы: <ul style="list-style-type: none"> - блок динамического преобразования адреса; - страничная и сегментно-страничная организация памяти, фрагментация памяти; регионы памяти; - табличные способы преобразования виртуальных адресов в физические.
32	Принципы структурной реализации блока динамического преобразования адреса Рассматриваемые вопросы: <ul style="list-style-type: none"> - реализация блока динамического преобразования адреса на ассоциативном ЗУ;

№ п/п	Тематика лекционных занятий / краткое содержание
	-реализация блока ДПА с размещением страничных таблиц в ОП -реализация блока ДПА при сегментно-страничной организации памяти.
33	Принципы структурной реализации блока динамического преобразования адреса Рассматриваемые вопросы: -защита памяти; -виртуализация КЭШ.
34	Эволюция организации процессоров. Рассматриваемые вопросы: -способы увеличения быстродействия процессоров; -принципы конвейерной организации процессоров; -синхронный и асинхронный конвейеры
35	Способы повышения эффективности конвейера процессора Рассматриваемые вопросы: -типы конфликтных ситуаций в конвейерном процессоре; -способы исключения аппаратных и ресурсных конфликтных ситуаций.
36	Способы повышения эффективности конвейера процессора Рассматриваемые вопросы: -способы исключения программных конфликтных ситуаций.
37	Суперскалярная организация процессоров. Рассматриваемые вопросы: -принципы структурной организации суперскалярных процессоров; -принципы распараллеливания исполнения команд в процессоре; -варианты многопоточного исполнения программ.
38	Организация многоядерных микропроцессоров Рассматриваемые вопросы: -структура многоядерного микропроцессора и организация обменов между его блоками; -связь многоядерного микропроцессора с другими устройствами ЭВМ.
39	Микроархитектура ядра многоядерного микропроцессора Рассматриваемые вопросы: -состав и принципы функционирования ядра многоядерного микропроцессора.
40	Эволюция структурной организации ЭВМ Рассматриваемые вопросы: -принципы организации сетевых интерфейсов; -применение сетевых технологий для обменов между устройствами ЭВМ.

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	Семестр 5 Изучение структурной организации многокристального секционированного микропроцессора. Основные блоки микропроцессора и их взаимодействие. Организация микротренажера МТ-1804 В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования программно-аппаратных средств в составе информационных систем.
2	Изучение приемов работы на микротренажере МТ-1804.Способы загрузки, исполнения и отладки микропрограмм. В результате выполнения лабораторной работы студент отрабатывает умения выполнять работы и

№ п/п	Наименование лабораторных работ / краткое содержание
	управлять работами по проектированию программно-аппаратных средств для информационных систем.
3	Изучение симулятора микротренажера МТ-1804. Установка симулятора на ПЭВМ. Режимы загрузки и исполнения микропрограмм. В результате выполнения лабораторной работы студент получает навыки применения методов и средств автоматизации проектирования информационных систем.
4	Изучение приемов работы на симуляторе микротренажера МТ-1804. Способы загрузки, исполнения и отладки микропрограмм. В результате выполнения лабораторной работы студент отрабатывает умения выполнять работы и управлять работами по проектированию программно-аппаратных средств для информационных систем.
5	Принципы организации и функционирования центрального процессорного элемента ЦПЭ секционированного микропроцессора. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
6	Микропрограммирование АЛУ секционированного микропроцессора. В результате выполнения лабораторной работы студент получает навыки выполнения работ по проектированию программно-аппаратных средств для информационных систем.
7	Микропрограммирование АЛУ секционированного микропроцессора. В результате выполнения лабораторной работы студент получает навыки выполнения работ по проектированию программно-аппаратных средств для информационных систем.
8	Принципы организации и функционирования блока микропрограммного управления БМУ секционированного микропроцессора. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования программно-аппаратных средств информационных систем.
9	Микропрограммирование УУ секционированного микропроцессора. В результате выполнения лабораторной работы студент получает навыки создания и эксплуатации программного и аппаратного обеспечения информационных систем.
10	Микропрограммирование УУ секционированного микропроцессора. В результате выполнения лабораторной работы студент отрабатывает умения выполнять работы и управлять работами по проектированию программно-аппаратных средств для информационных систем.
11	Микропрограммирование секционированного микропроцессора. Изучение способов совместного использования блоков БМУ и ЦПЭ для построения процессоров. Разработка алгоритмов для реализации операций машинного цикла процессора. В результате выполнения лабораторной работы студент получает знания принципы организации и функционирования программно-аппаратных средств в составе информационных систем.
12	Микропрограммирование секционированного микропроцессора. Разработка и кодирование микропрограмм реализации алгоритмов машинного цикла процессора. В результате выполнения лабораторной работы студент отрабатывает умения выполнять работы и управлять работами по проектированию программно-аппаратных средств для информационных систем.
13	Микропрограммирование секционированного микропроцессора Отладка и тестирование микропрограмм реализации алгоритмов машинного цикла

№ п/п	Наименование лабораторных работ / краткое содержание
	<p>процессора</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов информационных систем, инсталляции микропрограммного и программного обеспечения. (Изучение способов совместного использования блоков БМУ и ЦПЭ для построения процессоров)</p>
14	<p>Изучение принципов организации системы синхронизации секционированного микропроцессора. Временные диаграммы работы секционированного микропроцессора.</p> <p>В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.</p>
15	<p>Снятие и анализ временных диаграмм работы секционированного микропроцессора.</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов процессоров информационных систем</p>
16	<p>Снятие и анализ микровременных диаграмм работы основных блоков секционированного микропроцессора.</p> <p>В результате выполнения лабораторной работы студент получает навыки разработки архитектур и прототипов процессоров информационных систем.</p>
17	<p>Семестр 6 Принципы организации микроконтроллеров.</p> <p>В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем</p>
18	<p>Принципы организации микроконтроллеров.</p> <p>В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем</p>
19	<p>Принципы организации микроконтроллеров.</p> <p>В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем</p>
20	<p>Изучение программных средств для создания и отладки программ в микроконтроллерах. Основные средства и принципы использования интегрированной среды разработки KeilμVision</p> <p>В результате выполнения лабораторной работы студент получает навыки применения методов и средств автоматизации проектирования информационных систем на современной элементной базе.</p>
21	<p>Изучение программных средств для создания и отладки программ в микроконтроллерах. Основные этапы создания проектов в среде Keil μVision.</p> <p>В результате выполнения лабораторной работы студент получает навыки применения методов и средств автоматизации проектирования информационных систем на современной элементной базе.</p>
22	<p>Изучение программных средств для создания и отладки программ в микроконтроллерах. Установка пакета Keil MDK на ПЭВМ лабораторного стенда и его запуск.</p> <p>В результате выполнения лабораторной работы студент получает навыки применения методов и средств автоматизации проектирования информационных систем на современной элементной базе.</p>
23	<p>Изучение способов исходного задания программ для отладки в интегрированной среде разработки Keil μVision. Язык ассемблера для программирования</p>

№ п/п	Наименование лабораторных работ / краткое содержание
	микроконтроллеров с архитектурой ARM. В результате выполнения лабораторной работы студент получает знания способов создания, модификации и сопровождения программно-аппаратных средств в составе информационных систем, автоматизирующих задачи организационного управления и бизнес-процессы.
24	Создание и запуск проекта в среде Keil μ Vision в режиме симулятора. Загрузка и отладка учебной программы. В результате выполнения лабораторной работы студент отрабатывает умения выполнять работы и управлять работами по созданию, модификации и сопровождению информационных систем.
25	Изучение способов выполнения арифметических операций. Форматы арифметических команд. Разработка программы выполнения операций над 32-разрядными беззнаковыми кодами. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
26	Изучение способов выполнения арифметических операций. Загрузка и отладка программы выполнения операций над 32-разрядными беззнаковыми кодами. В результате выполнения лабораторной работы студент получает навыки выполнения работ и управления работами по проектированию программно-аппаратных средств для информационных систем
27	Изучение способов хранения и обработки многобайтных чисел. Разработка алгоритма и программы обработки многобайтных чисел по заданному варианту. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
28	Изучение способов хранения и обработки многобайтных чисел. Загрузка и отладка программы обработки многобайтных чисел. В результате выполнения лабораторной работы студент получает навыки создания и эксплуатации программного и аппаратного обеспечения информационных систем.
29	Логические операции над битами многоразрядных слов. Способы обращения к битовым переменным и их программная реализация. В результате выполнения лабораторной работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
30	Логические операции над битами многоразрядных слов. Разработка и отладка операторных программ вычисления булевых функций. В результате выполнения лабораторной работы студент получает навыки создания и эксплуатации программного и аппаратного обеспечения информационных систем.
31	Логические операции над битами многоразрядных слов. Разработка и отладка бинарных программ вычисления булевых функций. В результате выполнения лабораторной работы студент получает навыки создания и эксплуатации программного и аппаратного обеспечения информационных систем.
32	Организация подпрограмм Изучение способов организации подпрограмм средствами языка ассемблера для микроконтроллера K1986BE92QI. В результате выполнения лабораторной работы студент получает навыки создания и эксплуатации программного и аппаратного обеспечения информационных систем.

Практические занятия

№ п/п	Тематика практических занятий/краткое содержание
1	Принципы структурной организации ЭВМ с использованием много кристалльных секционированных микропроцессоров. В результате выполнения практического задания работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
2	Принципы построения процессоров с использованием БИС ЦПЭ и БМУ В результате выполнения практического задания студент отрабатывает умения в выборе, настройке и наладке компонентов программно-аппаратных комплексов
3	Организация АЛУ и регистровой памяти процессора В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем
4	Разработка системы команд процессора. В результате выполнения практического задания работы студент получает знания принципов организации и функционирования аппаратных, программных и программно-аппаратных средств вычислительных машин и систем.
5	Организация устройства управления процессора. В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем.
6	Принципы синхронизации устройств в составе процессора. В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем
7	Организация системы прерываний процессора. В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем.
8	Принципы взаимодействия процессора с оперативной памятью и периферийными устройствами. Разработка схем подключения памяти и периферийных устройств к шинам процессора. В результате выполнения практического задания студент получает навыки разработки архитектур и прототипов информационных систем

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Изучение дополнительной литературы
2	Подготовка к лабораторным работам.
3	Выполнение курсового проекта.
4	Подготовка к промежуточной аттестации.
5	Подготовка к текущему контролю.

4.4. Примерный перечень тем курсовых проектов

Программируемый логический контроллер ПЛК.

ПЛК представляет собой простейшую специализированную ЭВМ для управления несложными объектами и технологическими процессами. Вход-

ными сигналами ПЛК служат сигналы от двоичных датчиков объекта и сигналы прерываний. Выходные сигналы передаются контроллером к исполнительным механизмам. Основными исходными данными для проектирования являются следующие параметры ПЛК:

- Число однобитовых портов ввода и вывода
- Емкость памяти программ
- Емкость памяти данных
- Наличие внешних управляющих сигналов (сброс, останов) способ адресации ячеек памяти- и портов ввода и вывода
- Число запросов прерывания
- Тип системы прерываний
- Тип архитектуры ПЛК
- Элементная база для построения процессора
- Элементная база для памяти
- Форматы команд

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Хорошевский, В. Г. Архитектура вычислительных систем : учебное пособие / В. Г. Хорошевский. - 2-е изд., перераб. и доп. - Москва : МГТУ им. Баумана, 2008. - 519 с. - (Информатика в техническом университете). - ISBN 978-5-7038-3175-5. - Текст : электронный.	URL: https://znanium.com/catalog/product/2009697 (дата обращения: 02.06.2026). – Режим доступа: по подписке.
2	Новожилов, О. П. Архитектура ЭВМ и систем : учебник для вузов / О. П. Новожилов. — 2-е изд., испр. и доп. — Москва : Издательство	URL: https://urait.ru/bcode/535023 (дата обращения: 02.06.2026).

	Юрайт, 2024. — 511 с. — (Высшее образование). — ISBN 978-5-534-18445-7. — Текст : электронный // Образовательная платформа Юрайт [сайт].	
3	Шамров, М. И. Программирование микроконтроллеров семейства CORTEX-M : учебное пособие / М. И. Шамров. — Москва : РУТ (МИИТ), 2020. — 88 с. — Текст : электронный // электронно-библиотечная система РУТ-МИИТ https://library.miit.ru/ .	https://library.miit.ru/bookscatalog/2024/programmirovaniye.pdf (дата обращения: 02.06.26)
4	Шамров, М. И. Архитектура и структурная организация микроконтроллеров семейства CORTEX-M : учебное пособие / М. И. Шамров. — Москва : РУТ (МИИТ), 2019. — 62 с. — Текст : электронный // электронно-библиотечная система РУТ-МИИТ https://library.miit.ru/ .	https://library.miit.ru/bookscatalog/2024/arhitektura.pdf

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

- Электронно-библиотечная система Научно-технической библиотеки РУТ (МИИТ): <http://library.miit.ru>

- Национальный открытый университет «ИНТУИТ» <https://intuit.ru/studies/courses/2192/31/info>

- Форум специалистов по информационным технологиям <http://citforum.ru/>

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

- Microsoft Windows
- Microsoft Office
- Интернет-браузер (Yandex и др.)

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Учебная аудитория для проведения учебных занятий (занятий лекционного типа, практических занятий, лабораторных работ):

- компьютер преподавателя, рабочие станции студентов, осциллографы, мультимедийное оборудование, доска.

Аудитория подключена к сети «Интернет».

9. Форма промежуточной аттестации:

Курсовой проект в 6 семестре.

Экзамен в 5, 6 семестрах.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

доцент, доцент, к.н. кафедры
«Вычислительные системы и
квантовые коммуникации»

М.И. Шамров

Согласовано:

Заведующий кафедрой ВСиКК

Б.В. Желенков

Председатель учебно-методической
комиссии

Н.А. Андриянова