МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ

«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ)

АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Схемотехника и электроника

Направление подготовки: 09.03.01 – Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Общие сведения о дисциплине (модуле).

Общие сведения о дисциплине

Целями освоения учебной дисциплины «Схемотехника и электроника» являются формирование компетенции по основным разделам полупроводниковой электроники и цифровой схемотехники, изучение основ синтеза как отдельных элементов, так и вычислительных устройств, овладение методами и средствами анализа и разработки аппаратных компонентов вычислительной техники.

Основными задачами дисциплины являются:

- изучение базовых полупроводниковых устройств и схем на их основе;

-ознакомление с основными принципами схемотехнической реализации цифровых- устройств;

- рассмотрение принципов взаимодействия цифровых схем;

- изучение методов синтеза комбинационных схем на цифровых микросхемах;

- рассмотрение примеров использования ПЛИС для реализации цифровых устройств.

Дисциплина предназначена для получения знаний для решения следующих профессиональных задач (в соответствии с видами деятельности):

организационно-управленческая:

- контроль использования сетевых устройств и программного обеспечения;

- оценка производительности сетевых устройств и программного обеспечения;

производственно-технологическая:

- разработка архитектуры ИС;

- разработка прототипов ИС;

- размещение и соединение элементов электрических схем стандартных ячеек библиотеки

- проверка топологии на соответствие правилам проектирования, генерация файлов для синтеза топологии;

проектная:

- определение первоначальных требований заказчика к ИС и возможности их реализации в ИС на этапе предконтрактных работ;

- проектирование и дизайн ИС;

- разработка функциональных тестов и элементов среды верификации моделей интегральной схемы и ее составных блоков;

- разработка функциональных тестов для моделей сложнофункциональных блоков (СФ - блоков) и ИС на языках описания и верификации аппаратуры.

Общая трудоемкость дисциплины (модуля) составляет 3 з.е. (108 академических часа(ов).