

**МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ**  
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ**  
**УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ**  
**«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»**  
**(РУТ (МИИТ))**



Рабочая программа дисциплины (модуля),  
как компонент образовательной программы  
высшего образования - программы бакалавриата  
по направлению подготовки  
10.03.01 Информационная безопасность,  
утвержденной первым проректором РУТ (МИИТ)  
Тимониным В.С.

**РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)**

**Схемотехника и электроника**

Направление подготовки: 10.03.01 Информационная безопасность

Направленность (профиль): Безопасность компьютерных систем

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде  
электронного документа выгружена из единой  
корпоративной информационной системы управления  
университетом и соответствует оригиналу

Простая электронная подпись, выданная РУТ (МИИТ)  
ID подписи: 4196  
Подписал: заведующий кафедрой Желенков Борис  
Владимирович  
Дата: 16.02.2024

## 1. Общие сведения о дисциплине (модуле).

Целями освоения учебной дисциплины «Схемотехника и электроника» являются формирование компетенции по основным разделам цифровой схемотехники, изучение основ синтеза как отдельных элементов, так и вычислительных устройств, овладение методами и средствами анализа и разработки аппаратных компонентов вычислительной техники.

Основными задачами дисциплины являются:

- ознакомление с основными принципами схемотехнической реализации цифровых устройств;
- рассмотрение принципов взаимодействия цифровых схем;
- изучение методов синтеза комбинационных схем на цифровых микросхемах;
- рассмотрение примеров использования ПЛИС для реализации цифровых устройств.

Дисциплина формирует знания и умения для решения следующих профессиональных задач (в соответствии с видами профессиональной деятельности).

Эксплуатационная:

- установка, настройка, эксплуатация и поддержание в работоспособном состоянии компонентов системы обеспечения информационной безопасности с учетом установленных требований;
- администрирование подсистем информационной безопасности объекта, участие в проведении аттестации объектов информатизации по требованиям безопасности информации и аудите информационной безопасности автоматизированных систем;

Проектно-технологическая:

- сбор и анализ исходных данных для проектирования систем защиты информации, определение требований, сравнительный анализ подсистем по показателям информационной безопасности;
- проведение проектных расчетов элементов систем обеспечения информационной безопасности;
- участие в разработке технологической и эксплуатационной документации;
- проведение предварительного технико-экономического обоснования проектных расчетов

Экспериментально-исследовательская деятельность:

- сбор, изучение научно-технической информации, отечественного и зарубежного опыта по тематике исследования;

- проведение экспериментов по заданной методике, обработка и анализ их результатов;

- проведение вычислительных экспериментов с использованием стандартных программных средств

Организационно-технологическая деятельность:

- осуществление организационно-правового обеспечения информационной безопасности объекта защиты;

- организация работы малых коллективов исполнителей;

- участие в совершенствовании системы управления информационной безопасностью;

- изучение и обобщение опыта работы других учреждений, организаций и предприятий в области защиты информации, в том числе информации ограниченного доступа;

- контроль эффективности реализации политики информационной безопасности объекта защиты.

## 2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

**ОПК-3** - Способен использовать необходимые математические методы для решения задач профессиональной деятельности;

**ОПК-4** - Способен применять необходимые физические законы и модели для решения задач профессиональной деятельности.

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

### **Знать:**

- современные элементы архитектуры вычислительных систем и особенности их совместного использования;

- понимать принципы функционирования программно-аппаратного комплекса.

### **Уметь**

### **Уметь:**

- соотнести плюсы и минусы различных элементов цифровых схем;

- анализировать работу цифровых схем при различных входных воздействиях.

### **Владеть:**

навыками инсталляции программного и аппаратного обеспечения для информационных и автоматизированных систем.

### 3. Объем дисциплины (модуля).

#### 3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 4 з.е. (144 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов	
	Всего	Сем. №4
Контактная работа при проведении учебных занятий (всего):	100	100
В том числе:		
Занятия лекционного типа	50	50
Занятия семинарского типа	50	50

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 44 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

### 4. Содержание дисциплины (модуля).

#### 4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	<p>РАЗДЕЛ 1. ЛОГИЧЕСКИЕ КЛЮЧИ.</p> <p>Тема 1. Электроника цифровых элементов. Описываются способы кодирования цифровой информации, требования к логическим сигналам, параметры логических элементов.</p> <p>Тема 2. Транзисторный ключ – основа построения логических схем. Рассматривается работа транзисторного ключа, приводятся методика расчетов значений их элементов и получаемых характеристик.</p> <p>РАЗДЕЛ 2. КОМБИНАЦИОННЫЕ СХЕМЫ.</p> <p>Тема 3. Простейшие комбинационные схемы. Описываются правила оформления принципиальных схем на логических элементах.</p> <p>Тема 4. Дешифраторы. Рассматриваются принципы построения дешифраторов и типовые задачи их применения</p> <p>Тема 5. Мультиплексоры. Рассматриваются принципы построения мультиплексоров и типовые задачи их применения</p> <p>РАЗДЕЛ 3. СХЕМЫ С ПАМЯТЬЮ.</p> <p>Тема 6. Триггеры RS-типа. Рассматривается построение асинхронных RS-триггеров на логических элементах ИЛИ-НЕ и И-НЕ</p> <p>Тема 6. Триггеры RS-типа. Рассматривается построение синхронизируемых одноступенчатых RS-триггеров на элементах ИЛИ-НЕ и И-НЕ и комбинированные RS-триггеры. Описываются возможности применения RS-триггеров.</p> <p>Тема 7. Триггеры D-типа. Описывается логическая схема D-триггера и ее свойства (прозрачность D-триггера, временные параметры, исключение прозрачного интервала).</p> <p>Тема 8. Двухступенчатые триггеры. Рассматриваются схемотехнические принципы построения двухступенчатых триггеров (схема с инвертором, схема с запрещающими связями, схема с разнополярным управлением). Приводятся примеры двухступенчатого D-триггера и двухступенчатого RS-триггера,</p> <p>Тема 9. Сдвигатели Понятие сдвига. Виды сдвигов. Рассматриваются примеры применения регистров для выполнения операций сдвигов с использованием мультиплексоров.</p> <p>Тема 9. Сдвигатели Рассматриваются сдвигатели с использованием двухступенчатых триггеров, динамических триггеров. Описываются промышленные сдвигатели 155ИР1, 155ИР13. Приводятся схемы включения регистров и триггеров для выполнения поразрядных операций (инверсия, дизъюнкция, конъюнкция, анализ кода).</p> <p>Тема 10. Счетные схемы. Описываются принципы построения счетчиков с различной организацией (одноразрядный суммирующий счетчик, комбинационный счетчик, инкрементор с последовательным переносом, инкрементор с параллельным переносом, инкрементор с групповым переносом, вычитающий комбинационный счетчик). Приводится логическая схема построения трехразрядного декрементора с</p>

№ п/п	Тематика лекционных занятий / краткое содержание
	<p>последовательным заемом.</p> <p>Описывается принцип функционирования накапливающего счетчика. Рассматриваются способы организации и функционирование счетных триггеров (Т-триггер, триггер с динамическим входом, построение счетного триггера на RS-триггере, JK-триггер).</p> <p>Тема 11 Счетчики.</p> <p>Приводятся логические схемы организации счетчиков (счетчик с непосредственными связями, суммирующий, вычитающий, счетчики с переносом, синхронизируемые, несинхронизируемые, каскадирование с непосредственными связями и с цепями переноса).</p> <p>Рассматриваются микросхемы счетчиков ИЕ6 и ИЕ7, схемы построения и функционирование десятичных счетчиков, счетчиков с переменным модулем пересчета и схем измерителей интервалов времени.</p> <p>Тема 12. Комбинационные схемы.</p> <p>Описываются принципы построения сумматоров с различной структурной организацией (последовательный сумматор, параллельный сумматор, параллельный сумматор с последовательным переносом, параллельный сумматор с параллельным переносом, параллельный сумматор с групповым переносом, параллельный сумматор со сверхпараллельным переносом).</p> <p>Тема 12. Комбинационные схемы.</p> <p>Рассматриваются примеры построения схем сумматоров с использованием микросхем ИП3 и ИП4 (16-ти разрядный сумматор с групповым переносом на микросхемах ИП3, 16-ти разрядный сумматор со сверхпараллельным переносом на микросхемах ИП3 и ИП4, 64-х разрядный сумматор со сверхпараллельным переносом на микросхемах ИП3 и ИП4).</p> <p>Тема 13. Шинная организация.</p> <p>Рассматривается применение схем с тремя состояниями с использованием шинных формирователей. Приводятся примеры построения адресных селекторов для устройств, подключаемых к шине. Описывается работа многорежимного буферного регистра.</p>

## 4.2. Занятия семинарского типа.

### Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	<p>РАЗДЕЛ 1. ЛОГИЧЕСКИЕ КЛЮЧИ.</p> <p>Тема 1. Электроника цифровых элементов.</p> <p>Описываются способы кодирования цифровой информации, требования к логическим сигналам, параметры логических элементов.</p> <p>Тема 2. Транзисторный ключ – основа построения логических схем.</p> <p>Рассматривается работа транзисторного ключа, приводятся методика расчетов значений их элементов и получаемых характеристик.</p> <p>РАЗДЕЛ 2. КОМБИНАЦИОННЫЕ СХЕМЫ.</p> <p>Тема 3. Простейшие комбинационные схемы.</p> <p>Описываются правила оформления принципиальных схем на логических элементах.</p> <p>Тема 4. Дешифраторы.</p> <p>Рассматриваются принципы построения дешифраторов и типовые задачи их применения</p>

№ п/п	Наименование лабораторных работ / краткое содержание
	<p>Тема 5. Мультиплексоры. Рассматриваются принципы построения мультиплексоров и типовые задачи их применения</p> <p>РАЗДЕЛ 3. СХЕМЫ С ПАМЯТЬЮ.</p> <p>Тема 6. Триггеры RS-типа. Рассматривается построение асинхронных RS-триггеров на логических элементах ИЛИ-НЕ и И-НЕ</p> <p>Тема 6. Триггеры RS-типа. Рассматривается построение синхронизируемых одноступенчатых RS-триггеров на элементах ИЛИ-НЕ и И-НЕ и комбинированные RS-триггеры. Описываются возможности применения RS-триггеров.</p> <p>Тема 7. Триггеры D-типа. Описывается логическая схема D-триггера и ее свойства (прозрачность D-триггера, временные параметры, исключение прозрачного интервала).</p> <p>Тема 8. Двухступенчатые триггеры. Рассматриваются схемотехнические принципы построения двухступенчатых триггеров (схема с инвертором, схема с запрещающими связями, схема с разнополярным управлением). Приводятся примеры двухступенчатого D-триггера и двухступенчатого RS-триггера,</p> <p>Тема 9. Сдвигатели Понятие сдвига. Виды сдвигов. Рассматриваются примеры применения регистров для выполнения операций сдвигов с использованием мультиплексоров.</p> <p>Тема 9. Сдвигатели Рассматриваются сдвигатели с использованием двухступенчатых триггеров, динамических триггеров. Описываются промышленные сдвигатели 155ИР1, 155ИР13. Приводятся схемы включения регистров и триггеров для выполнения поразрядных операций (инверсия, дизъюнкция, конъюнкция, анализ кода).</p> <p>Тема 10. Счетные схемы. Описываются принципы построения счетчиков с различной организацией (одноразрядный суммирующий счетчик, комбинационный счетчик, инкрементор с последовательным переносом, инкрементор с параллельным переносом, инкрементор с групповым переносом, вычитающий комбинационный счетчик). Приводится логическая схема построения трехразрядного декрементора с последовательным заемом. Описывается принцип функционирования накапливающего счетчика. Рассматриваются способы организации и функционирования счетных триггеров (Т-триггер, триггер с динамическим входом, построение счетного триггера на RS-триггере, JK-триггер).</p> <p>Тема 11 Счетчики. Приводятся логические схемы организации счетчиков (счетчик с непосредственными связями, суммирующий, вычитающий, счетчики с переносом, синхронизируемые, несинхронизируемые, каскадирование с непосредственными связями и с цепями переноса). Рассматриваются микросхемы счетчиков ИЕ6 и ИЕ7, схемы построения и функционирование десятичных счетчиков, счетчиков с переменным модулем пересчета и схем измерителей интервалов времени.</p> <p>Тема 12. Комбинационные схемы. Описываются принципы построения сумматоров с различной структурной организацией (последовательный сумматор, параллельный сумматор, параллельный сумматор с последовательным</p>

№ п/п	Наименование лабораторных работ / краткое содержание
	<p>переносом, параллельный сумматор с параллельным переносом, параллельный сумматор с групповым переносом, параллельный сумматор со сверхпараллельным переносом).</p> <p>Тема 12. Комбинационные схемы. Рассматриваются примеры построения схем сумматоров с использованием микросхем ИПЗ и ИП4 (16-ти разрядный сумматор с групповым переносом на микросхемах ИПЗ, 16-ти разрядный сумматор со сверхпараллельным переносом на микросхемах ИПЗ и ИП4, 64-х разрядный сумматор со сверхпараллельным переносом на микросхемах ИПЗ и ИП4).</p> <p>Тема 13. Шинная организация. Рассматривается применение схем с тремя состояниями с использованием шинных формирователей. Приводятся примеры построения адресных селекторов для устройств, подключаемых к шине. Описывается работа многорежимного буферного регистра. Итоговая аттестация Экзамен</p>

### Практические занятия

№ п/п	Тематика практических занятий/краткое содержание
1	<p>Практическое занятие № 3. Комбинационные схемы на дешифраторах. В работе студент изучает дешифраторы и строит принципиальную схему для реализации указанной БФ на заданных микросхемах</p> <p>Практическое занятие № 4. Комбинационные схемы на мультиплексорах. В работе студент изучает мультиплексоры и строит принципиальную схему для реализации указанной БФ на заданных микросхемах</p> <p>Практическое занятие № 5. Одноступенчатые триггеры. В работе студент изучает одноступенчатые триггеры и строит принципиальную схему и временную диаграмму для реализации указанного триггера</p> <p>Практическое занятие № 6. Многоступенчатые триггеры. В работе студент изучает двухступенчатые триггеры и строит принципиальную схему и временную диаграмму для реализации указанного триггера</p> <p>Практическое занятие № 7. Регистровые схемы. В работе студент изучает регистровые схемы и строит принципиальную схему регистрового сдвигателя на мультиплексорах</p> <p>Практическое занятие № 8. Счетные схемы. В работе студент изучает счетные триггеры и строит принципиальную схему и временную диаграмму для реализации указанного счетчика</p>

### 4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Работа с лекционным материалом.
2	Работа с учебной литературой из приведенных источников
3	Подготовка к лабораторным работам



№ п/п	Вид самостоятельной работы
4	Подготовка к практическим занятиям
5	Подготовка к промежуточной аттестации.
6	Подготовка к текущему контролю.

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Шустов, М. А. Цифровая схемотехника. Основы построения / М. А. Шустов. - СПб : Наука и Техника, 2018. - 320 с. - ISBN 978-5-94387-875-6	Электронный ресурс: <a href="https://e.lanbook.com/book/109408">https://e.lanbook.com/book/109408</a> (дата обращения: 03.03.2023). - Текст электронный.
2	Шустов, М. А. Цифровая схемотехника. Практика применения / М. А. Шустов. - СПб : Наука и Техника, 2018. - 432 с. - ISBN 978-5-94387-876-3	Электронный ресурс: <a href="https://e.lanbook.com/book/109409">https://e.lanbook.com/book/109409</a> (дата обращения: 03.03.2023). - Текст электронный.
3	Дэвид, М. Х. Цифровая схемотехника и архитектура компьютера / М. Х. Дэвид, Л. Х. Сара. - М : ДМК Пресс, 2017. - 792 с. - ISBN 978-5-97060-522-6.	Электронный ресурс: <a href="https://e.lanbook.com/book/97336">https://e.lanbook.com/book/97336</a> (дата обращения: 03.03.2023). - Текст электронный.
4	Галочкин, В. А. Схемотехника аналоговых и цифровых устройств : учебник / В. А. Галочкин. — Вологда : Инфра-Инженерия, 2023. — 312 с. — ISBN 978-5-9729-1367-1	Лань : ЭБС. — URL: <a href="https://e.lanbook.com/book/347741">https://e.lanbook.com/book/347741</a> (дата обращения: 14.02.2024) — Текст : электронный.
5	Параскевов, А. В. Микроэлектроника и схемотехника : учебник / А. В. Параскевов. — Вологда : Инфра-Инженерия, 2023. — 116 с. — ISBN 978-5-9729-1276-6	Лань : ЭБС. — URL: <a href="https://e.lanbook.com/book/347723">https://e.lanbook.com/book/347723</a> (дата обращения: 14.02.2024) — Текст : электронный.

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

Форум специалистов по информационным технологиям (<http://citforum.ru/>)

Интернет-университет информационных технологий (<http://www.intuit.ru/>)

Тематический форум по информационным технологиям (<http://habrahabr.ru/>)

Электронная библиотека МИИТ (<http://library.miiit.ru>)

Информационного портала Научная электронная библиотека

eLIBRARY.RU ([www.elibrary.ru](http://www.elibrary.ru))

Электронно-библиотечная система «Лань» (<https://e.lanbook.com/>)

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

Для проведения лекционных занятий необходима специализированная лекционная аудитория с мультимедиа аппаратурой. Компьютер должен быть обеспечен лицензионными программными продуктами:

- Foxit Reader/Acrobat Reader
- Microsoft Windows.
- Microsoft Office.
- Установлен мультимедийный курс лекций.

-Для проведения практических занятий необходимы персональные компьютеры с рабочими местами. Компьютер должен быть обеспечен лицензионными программными продуктами:

- Foxit Reader/Acrobat Reader
- Microsoft Windows.
- Microsoft Office.
- Среда разработки приложений LabView (National Instruments)

На рабочие места должны быть установлены программная разработка кафедры «Вычислительные системы и сети» «Обучающая система «Chip Explorer»

-При организации обучения по дисциплине (модулю) с применением электронного обучения и дистанционных образовательных технологий необходим доступ каждого студента к информационным ресурсам – библиотечному фонду Университета, сетевым ресурсам и информационно-телекоммуникационной сети «Интернет».

В случае проведении занятий с применением электронного обучения и дистанционных образовательных технологий может понадобиться наличие следующего программного обеспечения (или их аналогов): ОС Windows, Microsoft Office, Интернет-браузер, Microsoft Teams и т.д.

В образовательном процессе, при проведении занятий с применением электронного обучения и дистанционных образовательных технологий, могут применяться следующие средства коммуникаций: ЭИОС РУТ(МИИТ), Microsoft Teams, электронная почта, скайп, Zoom, WhatsApp и т.п.

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

-Учебная аудитория для проведения занятий лекционного типа, групповых и индивидуальных консультаций.

Проектор для вывода изображения на экран для студентов, акустическая система, место для преподавателя оснащенное компьютером (CP UCorei3, 8GBRAM, 1Tb HDD, GeForce GTSeries). Аудитория подключена к сети Интернет.

-Учебная аудитория для проведения лабораторных занятий

6 персональных компьютеров (процессор intelPentium 2.3 Ghz, 1 Гб оперативной памяти), 6 учебных стендов Elvis II.

-В случае проведении занятий с применением электронного обучения и дистанционных образовательных технологий необходимо наличие компьютерной техники, для организации коллективных и индивидуальных форм общения педагогических работников со студентами, посредством используемых средств коммуникации.

Допускается замена оборудования его виртуальными аналогами.

9. Форма промежуточной аттестации:

Экзамен в 4 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

старший преподаватель кафедры  
«Вычислительные системы, сети и  
информационная безопасность»

А.В. Абрамов

Согласовано:

Заведующий кафедрой ВССиИБ

Б.В. Желенков

Председатель учебно-методической  
комиссии

Н.А. Андриянова