

**МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ**  
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ**  
**УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ**  
**«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»**  
**(РУТ (МИИТ))**

**АННОТАЦИЯ К**  
**РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ (МОДУЛЯ)**

**Схемотехника памяти и аналоговых схем**

Направление подготовки: 09.03.01 – Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

**Общие сведения о дисциплине (модуле).**

Целями освоения учебной дисциплины «Схемотехника памяти и аналоговых схем» являются развитие компетенций в области схемотехники, изучение и освоение схемотехники матричных схем и аналоговой схемотехники, формирование способности выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем.

Дисциплина предназначена для получения знаний для решения следующих профессиональных задач (в соответствии с видами деятельности):

- организационно-управленческая деятельность
  - организация работы коллектива исполнителей, принятие управленческих решений, определение порядка выполнения работ;
  - контроль использования сетевых устройств и программного обеспечения
  - оценка производительности сетевых устройств и программного обеспечения
  - администрирование средств обеспечения безопасности удаленного

доступа (операционных систем и специализированных протоколов)

проектная деятельность

- проектирование программного обеспечения
- определение первоначальных требований заказчика к ИС и возможности их реализации в ИС на этапе предконтрактных работ

- проектирование и дизайн ИС

- планирование восстановления сетевой инфокоммуникационной системы

- планирование модернизации сетевых устройств

- разработка драйверов устройств

- разработка компиляторов, загрузчиков, сборщиков

- разработка системных утилит

- разработка функциональных тестов и элементов среды верификации моделей интегральной схемы и ее составных блоков

- разработка функциональных тестов для моделей сложно-функциональных блоков (СФ-блоков) и ИС на языках описания и верификации аппаратуры

- разработка тестовых программ или генераторов тестовых программ для модели ИС на языках программирования целевой системы

Общая трудоемкость дисциплины (модуля) составляет 4 з.е. (144 академических часа(ов)).