

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
высшего образования - программы бакалавриата
по направлению подготовки
09.03.01 Информатика и вычислительная техника,
утвержденной первым проректором РУТ (МИИТ)
Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Схемотехника памяти

Направление подготовки: 09.03.01 Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде
электронного документа выгружена из единой
корпоративной информационной системы управления
университетом и соответствует оригиналу

Простая электронная подпись, выданная РУТ (МИИТ)
ID подписи: 4196
Подписал: заведующий кафедрой Желенков Борис
Владимирович
Дата: 29.03.2024

1. Общие сведения о дисциплине (модуле).

Целями освоения учебной дисциплины «Схемотехника памяти» являются развитие компетенций в области схемотехники, изучение и освоение схемотехники матричных схем, формирование способности выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем.

В процессе освоения данной дисциплины обучаемый формирует и демонстрирует следующие общепрофессиональные компетенции:

- способность инсталлировать программное и аппаратное обеспечение для информационных и автоматизированных систем
- способность участвовать в настройке и наладке программно-аппаратных комплексов

Дисциплина предназначена для получения знаний для решения следующих профессиональных задач (в соответствии с видами деятельности):

производственно-технологическая деятельность

- разработка технических спецификаций на программные компоненты и их взаимодействие

- разработка тестовых документов, включая план тестирования

- контроль соблюдения регламентов по обеспечению безопасности на уровне БД

- разработка автоматизированных процедур выявления попыток несанкционированного доступа к данным

- разработка архитектуры информационных и автоматизированных систем (ИС)

- разработка прототипов информационных и автоматизированных систем

- разработка баз данных информационных и автоматизированных систем

- коррекция производительности сетевой инфокоммуникационной системы

- установка специальных средств управления безопасностью

- выполнение регламентных работ по поддержке операционных систем сетевых устройств инфокоммуникационной системы

- восстановление параметров программного обеспечения сетевых устройств

- размещение и соединение элементов электрических схем стандартных ячеек библиотеки

- проверка топологии на соответствия правилам проектирования, генерация файлов для синтеза топологии

организационно-управленческая деятельность

- организация работы коллектива исполнителей, принятие управленческих решений, определение порядка выполнения работ;
- контроль использования сетевых устройств и программного обеспечения
- оценка производительности сетевых устройств и программного обеспечения
- администрирование средств обеспечения безопасности удаленного доступа (операционных систем и специализированных протоколов)
- проектная деятельность
 - проектирование программного обеспечения
 - определение первоначальных требований заказчика к ИС и возможности их реализации в ИС на этапе предконтрактных работ
 - проектирование и дизайн ИС
 - планирование восстановления сетевой инфокоммуникационной системы
 - планирование модернизации сетевых устройств
 - разработка драйверов устройств
 - разработка компиляторов, загрузчиков, сборщиков
 - разработка системных утилит
 - разработка функциональных тестов и элементов среды верификации моделей интегральной схемы и ее составных блоков
 - разработка функциональных тестов для моделей сложно-функциональных блоков (СФ-блоков) и ИС на языках описания и верификации аппаратуры
 - разработка тестовых программ или генераторов тестовых программ для модели ИС на языках программирования целевой системы

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ОПК-5 - Способен инсталлировать программное и аппаратное обеспечение для информационных и автоматизированных систем;

ОПК-7 - Способен участвовать в настройке и наладке программно-аппаратных комплексов.

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- Место матричных схем (блоков памяти, аналоговых и комбинированных схем, программируемых логических матриц, базовых матричных кристаллов, БИС/СБИС с программируемой структурой) в архитектуре вычислительных систем.

- Устройство и функционирование блоков памяти в современных вычислительных системах.

- Характеристики матричных схем – статических и динамических ОЗУ, ПЗУ, флэш-памяти.

- Принципы построения, параметры и характеристики микросхем памяти, цифровых и цифро-аналоговых элементов ЭВМ.

- Принципы организации и функционирования блоков памяти, аналоговых и комбинированных схем.

- Основные направления научно-технического развития в области схемотехники матричных схем и аналоговой схемотехники.

Уметь:

- Проектировать и проверять (верифицировать) структуру блоков памяти в архитектуре ИС.

- Ставить и решать схемотехнические задачи, связанные с аппаратным обеспечением информационных и автоматизированных систем – блоками памяти и аналоговыми и комбинированными схемами.

- Выбирать элементную базу и строить блоки ЗУ из микросхем для наращивания емкости и разрядности.

- Рассчитывать необходимые параметры для блоков памяти.

- Определять необходимые схемотехнические компоненты блоков памяти, цифровых и комбинированных схем.

Владеть:

- Навыками разработки блоков памяти, используемых в архитектурной спецификации ИС.

- Методами анализа элементной базы аппаратуры информационных систем.

- Методами выбора элементной базы для построения различных архитектур вычислительных средств.

- Терминологией в области схемотехники матричных схем и аналоговой схемотехники.

- Методами проектирования блоков памяти и блоков на основе программируемых логических матриц.

- Методами разработки и анализа алгоритмов тестирования блоков памяти.

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 4 з.е. (144 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов	
	Всего	Сем. №6
Контактная работа при проведении учебных занятий (всего):	64	64
В том числе:		
Занятия лекционного типа	32	32
Занятия семинарского типа	32	32

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 80 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	<p>1. Раздел 1. Схемотехника матричных схем (темы 1-13) Лекция 1. Введение/ Основные понятия. Рассматриваемые вопросы: - Классы и характеристики микросхем памяти. - Производные единицы измерения ёмкости по стандарту МЭК</p> <p>2. Лекция 2. Элементы оперативных запоминающих устройств (ОЗУ) Рассматриваемые вопросы: - Регистровые ОЗУ (структуры и микросхемы). - Элементы ЗУ на биполярных структурах, n-МОП, КМОП - Динамический ЭП</p> <p>3. Лекция 3. Организация матричных запоминающих устройств Рассматриваемые вопросы: - Структуры ЗМ (2D; 3D; 2,5D). - Типовая структура RAM</p> <p>4. Лекция 4. ОЗУ на биполярных транзисторах Рассматриваемые вопросы: - Параметры микросхем. - Система динамических параметров - Примеры построения запоминающих массивов (ЗМ) - Расчет модуля ЗУ</p> <p>5. Лекция 5. Статические ОЗУ КМОП Рассматриваемые вопросы: - Параметры микросхем. - Специфика использования. - Квазиэнергонезависимость</p> <p>6. Лекция 6. Динамические ОЗУ МОП Рассматриваемые вопросы: - Параметры и временные диаграммы на примере микросхем на n-МОП. - Построение запоминающих массивов - Регенерация (рефреш). Контроллер динамического ОЗУ</p> <p>7. Лекция 7. Контроль функционирования ЗУ Рассматриваемые вопросы: - Принцип функционального контроля. - Линейные тесты. - Квадратичные алгоритмы. - Алгоритмы N3/2. - Контроль времени регенерации. - Тестирование ПЗУ</p> <p>8. Лекция 8. Постоянные запоминающие устройства (ПЗУ) Рассматриваемые вопросы: - Классификация и характеристики. - Элементы памяти масочных, программируемых и репрограммируемых ПЗУ. - Построение ЗМ ПЗУ. Импульсное питание ПЗУ</p>

№ п/п	Тематика лекционных занятий / краткое содержание
	<p>9. Лекция 9. Флэш-память Рассматриваемые вопросы: - Сопоставление схмотехнических свойств микросхем EPROM, EEPROM и FLASH. - Основные характеристики флэш-памяти. - Типы и принципы функционирования. - Примеры микросхем.</p> <p>10. Лекция 10. Тенденции развития ЗУ Рассматриваемые вопросы: - Динамические ОЗУ повышенного быстродействия. - Организация модулей памяти</p> <p>11. Лекция 11. Программируемые логические матрицы (ПЛИМ) Рассматриваемые вопросы: - ПЛИМ типа PAL. - Предварительная дешифрация. - ПЛИМ с памятью (PLD). - ПЛИМ с переменной конфигурацией</p> <p>12. Лекция 12. Базовые матричные кристаллы – БМК (вентильные матрицы с масочным программированием) Рассматриваемые вопросы: - Назначение - классификация и параметры</p> <p>13. Лекция 13. БИС/СБИС с программируемой структурой Рассматриваемые вопросы: - Развитие ПЛИМ и БМК. - Классификация по типу программируемых элементов. - Репрограммируемые СБИС с триггерной памятью конфигурации. - Программируемые вентильные матрицы (FPGA) – развитие БМК. - Сложные программируемые логические схемы. - Параметры и популярные семейства СБИС программируемой логики</p> <p>14. Раздел 2. Аналоговая схемотехника (темы 14-16) Лекция 14. Рассматриваемые вопросы: - Классификация аналоговых и комбинированных ИС. - Дифференциальный каскад. - Операционные усилители и их аппаратные включения (интегратор, дифференциатор, сумматор и др.). - Компараторы</p> <p>15. Лекция 15. ЦАП и АЦП Рассматриваемые вопросы: - Назначение и временные характеристики. - Классические методы преобразования аналог-код. - Классификация ЦАП. - Построение ЦАП на базе взвешенных резисторов и цепочки R-2R. - Примеры и основные параметры микросхем ЦАП и АЦП</p> <p>16. Лекция 16. Аналоговые узлы</p>

№ п/п	Тематика лекционных занятий / краткое содержание
	<p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Коммутаторы аналоговых сигналов - селекторы-мультиплексоры - аналоговые запоминающие устройства - Заключение. Обзор перспектив схемотехники. Прошлое и настоящее МИС и СИС. Система на кристалле. Классификация цифровых ИС с точки зрения методов проектирования

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	<p>1. Лабораторная работа № 1.1: Исследование статического ОЗУ асинхронного типа (неактивируемого) В результате работы осваиваются статические и динамические характеристики микросхем данного типа</p> <p>2. Лабораторная работа № 1.2: Исследование статического ОЗУ асинхронного типа (неактивируемого) Продолжение. В результате работы осваивается построение блока ОЗУ и временных диаграмм для микросхем данного типа</p> <p>3. Лабораторная работа № 1.3: Исследование статического ОЗУ асинхронного типа (неактивируемого) Продолжение. В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа</p> <p>4. Лабораторная работа № 2.1: Исследование статического ОЗУ синхронного типа (тактируемого, ТТЛ-совместимого) В результате работы осваиваются статические и динамические характеристики микросхем данного типа</p> <p>5. Лабораторная работа № 2.2: Исследование статического ОЗУ синхронного типа (тактируемого, ТТЛ-совместимого) Продолжение В результате работы осваивается построение блока ОЗУ и временных диаграмм для микросхем данного типа</p> <p>6. Лабораторная работа № 2.3: Исследование статического ОЗУ синхронного типа (тактируемого, ТТЛ-совместимого) Продолжение. В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа</p> <p>7. Лабораторная работа № 3.1: Исследование динамического ОЗУ В результате работы осваиваются статические и динамические характеристики микросхем данного типа</p> <p>8. Лабораторная работа № 3.2: Исследование динамического ОЗУ. Продолжение В результате работы осваивается построение блока ОЗУ и временных диаграмм для микросхем данного типа</p> <p>9. Лабораторная работа № 3.3: Исследование динамического ОЗУ. Продолжение В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из</p>

№ п/п	Наименование лабораторных работ / краткое содержание
	микросхем данного типа
	10. Лабораторная работа № 4.1: Построение контроллера динамического ОЗУ В результате работы выполняется построение контроллера из микросхем серии K155 и осваиваются принципы реализации отдельных узлов
	11. Лабораторная работа № 4.2: Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение циклограммы и временных диаграмм работы в режимах записи и считывания
	12. Лабораторная работа № 4.3: Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение временных диаграмм работы в режимах страничной записи и страничного считывания
	13. Лабораторная работа № 4.4: Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение временных диаграмм работы в режиме регенерации
	14. Лабораторная работа № 5.1: Построение блока ПЗУ В результате работы осваиваются характеристики микросхем и особенности структуры ПЗУ
	15. Лабораторная работа № 5.2: Построение блока ПЗУ В результате работы осваиваются особенности построения блока ПЗУ заданной емкости и разрядности
	16. Зачет: Подведение итогов. Сравнение особенностей ЗУ различных типов. Сравнение основных динамических параметров статических и динамических ОЗУ. Сравнение результатов расчетов со справочными данными

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Изучение схемотехники матричных схем (темы 1-8)
2	Изучение схемотехники матричных схем (темы 9-13)
3	Изучение аналоговой схемотехники (темы 14-16)
4	Подготовка к промежуточной аттестации.
5	Подготовка к текущему контролю.

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Исследование цифровых схем в лабораторном комплексе с использованием системы NI	МИИТ 681.3 Б-74; ПК лабораторий кафедры ВССиИБ; http://library.miit.ru/ http://library.miit.ru/e-book-library/ Текст: непосредственный (дата обращения: 04.03.2024)

	<p>ELVIS II: учеб. пособие по дисц. "Схемотехника цифровых схем", "Схемотехника памяти и аналоговых схем" для студ. спец. "Вычислительные машины, комплексы, системы и сети" / Е. С. Богодистова, И. С. Долгов, Б. В. Желенков; МИИТ. Каф. "Вычислительные системы, сети и информационная безопасность". - М. : МИИТ, 2012. - 223 с. : ил. – Библиогр.: с. 222-223.</p>	
2	<p>Компьютерная обучающая программа CHIP EXPLORER (Che 6)</p>	<p>ПК лабораторий кафедры ВССиИБ</p>
3	<p>Угрюмов Е.П. Цифровая схемотехника : учеб. пособие / Е.П. Угрюмов. - СПб.: БХВ-Санкт-Петербург, 2000. - 528 с. : ил. - ISBN 5-8206-0100-9: - Текст: непосредственный</p>	<p>http://library.miit.ru/ полочный шифр 681.3 У27 2000 г. НТБ МИИТ (25 экз.) 2001 г. НТБ МИИТ (12 экз.)УБ №2 ауд. 3115, 6 экз УБ №3 ауд. 4519, 4 экз</p>
4	<p>Дэвид М. Харрис, Сара Л. Харрис Цифровая схемотехника и архитектура компьютера — Москва: ДМК Пресс, 2017. — 792 с. — ISBN 978-5-97060-522-6.</p>	<p>Лань: электронно-библиотечная система. — URL: https://e.lanbook.com/book/97336 — Текст: электронный (дата обращения: 04.03.2024).</p>
5	<p>Титце У. Полупроводниковая схемотехника / У. Титце К. Шенк. — 12-е изд. — Москва: ДМК Пресс, [б. г.]. — Том 1 — 2009. — 832 с. — ISBN 978-5-94120-200-3. — Текст: электронный // Лань: электронно-библиотечная система.</p>	<p>http://library.miit.ru/Текст: электронный URL:https://e.lanbook.com/book/109409 (дата обращения: 04.03.2024). — Режим доступа: для авториз. пользоват</p>
6	<p>Новиков Ю. В. Введение в цифровую схемотехнику: учебное пособие / Ю. В. Новиков. — 2-е изд. — Москва: ИНТУИТ, 2016. — 392 с. — ISBN 5-94774-600-X.</p>	<p>http://library.miit.ru/Текст: электронный // Лань :- URL: https://e.lanbook.com/book/100676 (дата обращения: 04.03.2024). — Режим доступа: для авториз. пользователей.</p>
7	<p>Шустов М. А. Цифровая схемотехника. Практика</p>	<p>http://library.miit.ru/Текст: электронный // Лань :- URL: https://e.lanbook.com/book/100676 (дата обращения:</p>

	применения / М. А. Шустов. — Санкт-Петербург: Наука и Техника, 2018. — 432 с. — ISBN 978-5-94387-876-3.	04.03.2024). — Режим доступа: для авториз. пользователей.
8	Аверченков О. Е. Интегральные операционные усилители и их применение: учебное пособие / О. Е. Аверченков. — Москва: ДМК Пресс, 2012. — 87 с. — ISBN 978-5-94074-283-8. — Текст: электронный // Лань: электронно-библиотечная система.	http://library.miit.ru/URL:https://e.lanbook.com/book/4138 (дата обращения: 04.03.2024). — Текст электронный.
9	Аверченков О. Е. Основы схемотехники аналого-цифровых устройств: учебное пособие / О. Е. Аверченков. — Москва: ДМК Пресс, 2012. — 80 с. — ISBN 978-5-94074-350-7. — Текст: электронный // Лань: электронно-библиотечная система	http://library.miit.ru/http://e.lanbook.com/book/4139 URL: https://e.lanbook.com/book/4139 (дата обращения: 04.03.2024). —Текст электронный.
10	Авдеев В. А. Интерактивный практикум по компьютерной схемотехнике на Delphi: учебное пособие / В. А. Авдеев. — Москва: ДМК Пресс, 2011. — 360 с. — ISBN 978-5-94074-625-6. — Текст: электронный // Лань: электронно-библиотечная система.	http://library.miit.ru/https://e.lanbook.com/URL:https://e.lanbook.com/book/899 (дата обращения: 04.03.2024). — Текст электронный.

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

- Форум специалистов по информационным технологиям
<http://citforum.ru/>

- Тематический форум по информационным технологиям
<http://habrahabr.ru/>

- <http://www.milandr.ru/> (микросхемы памяти, ЦАП и АЦП)

- <http://www.osp.ru/> (Издательство «Открытые системы», Новости ИТ-индустрии)

- “Computerworld Россия” (Международный компьютерный новостной

журнал)

- "Мир ПК" (Журнал для пользователей персональных компьютеров)
- <http://www.ixbt.com/> – интернет-издание о компьютерной технике
- <http://library.miiit.ru/> – электронно-библиотечная система Научно-технической библиотеки МИИТ
- <https://e.lanbook.com/> – ЭБС "Лань", электронный ресурс НТБ МИИТ
- <http://elibrary.ru> – научная электронная библиотека.
- <http://www.intuit.ru/> – интернет-университет информационных технологий

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

Microsoft Windows

Microsoft Office

При организации обучения по дисциплине (модулю) с применением электронного обучения и дистанционных образовательных технологий необходим доступ каждого студента к информационным ресурсам – библиотечному фонду Университета, сетевым ресурсам и информационно-телекоммуникационной сети «Интернет».

В случае проведения занятий с применением электронного обучения и дистанционных образовательных технологий может понадобиться наличие следующего программного обеспечения (или их аналогов): ОС Windows, Microsoft Office, Интернет-браузер, Microsoft Teams и т.д.

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Учебная аудитория для проведения занятий лекционного типа, групповых и индивидуальных консультаций

Проектор для вывода изображения на экран для студентов, акустическая система, место для преподавателя, оснащенное компьютером Аудитория подключена к интернету РУТ-МИИТ.

Учебная аудитория для проведения лабораторных работ

- компьютерное оборудование лаборатории «Схемотехника» и вычислительного класса,
- наглядное пособие – стенд “Носители информации”, включающий носители на твердотельной памяти

Лабораторный комплекс для исследования цифровых схем на базе

настольной рабочей станции NI ELVIS II включает комплект виртуальных приборов:

- стабилизированные источники питания цифровых схем,
- регулируемые источники питания для создания статических входных сигналов схем,
- мультиметр для измерения входных и выходных напряжений и токов при измерениях статических параметров и характеристик схем,
- генератор периодической последовательности импульсов,
- двухканальные осциллографы для наблюдения входных и выходных сигналов микросхем и несложных цифровых устройств,

На базе настольной рабочей станции NI ELVIS II на кафедре разработан (разработка Желенкова Б В, Иванова Д.) и используется виртуальный датчик временных последовательностей, позволяющий создать набор входных сигналов для проверки работоспособности микросхем и несложных цифровых устройств.

В случае проведения занятий с применением электронного обучения и дистанционных образовательных технологий необходимо наличие компьютерной техники для организации коллективных и индивидуальных форм общения педагогических работников со студентами посредством используемых средств коммуникации.

Допускается замена оборудования его виртуальными аналогами.

9. Форма промежуточной аттестации:

Зачет в 6 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

доцент, доцент, к.н. кафедры
«Вычислительные системы, сети и
информационная безопасность»

Е.С. Богодистова

Согласовано:

Заведующий кафедрой ВССиИБ

Б.В. Желенков

Председатель учебно-методической
комиссии

Н.А. Андриянова