

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
высшего образования - программы бакалавриата
по направлению подготовки
09.03.01 Информатика и вычислительная техника,
утвержденной первым проректором РУТ (МИИТ)
Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Схемотехника памяти

Направление подготовки: 09.03.01 Информатика и вычислительная
техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде
электронного документа выгружена из единой
корпоративной информационной системы управления
университетом и соответствует оригиналу

Простая электронная подпись, выданная РУТ (МИИТ)
ID подписи: 4196
Подписал: заведующий кафедрой Желенков Борис
Владимирович
Дата: 29.01.2026

1. Общие сведения о дисциплине (модуле).

Целями освоения учебной дисциплины «Схемотехника памяти» являются развитие компетенций в области схемотехники памяти, изучение и освоение схемотехники матричных схем, формирование способности выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем.

Основными задачами дисциплины являются:

- ознакомление с принципами работы запоминающих элементов оперативных и постоянных ЗУ различных схемотехнологий (на биполярных структурах, n-МОП, КМОП);
- освоение принципов структурной организации элементов памяти в составе микросхемы памяти (2D, 3D, 2.5D);
- освоение методов выбора микросхем статических и динамических ОЗУ, ПЗУ, флэш-памяти для цифровых устройств и оценки их быстродействия и надежности;
- приобретение навыков построения блоков памяти цифровых устройств из микросхем различного типа;
- изучение способов и разработка алгоритмов тестирования микросхем памяти;
- освоение принципов построения программируемых логических матриц, программируемой матричной логики, базовых матричных кристаллов, БИС/СБИС с программируемой и репрограммируемой структурой;
- ознакомление с принципами работы аналоговых и комбинированных цифровых схем, цифро-анalogовых и аналого-цифровых преобразователей.

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ОПК-5 - Способен инсталлировать программное и аппаратное обеспечение для информационных и автоматизированных систем;

ОПК-7 - Способен участвовать в настройке и наладке программно-аппаратных комплексов.

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- Место матричных схем (блоков памяти, аналоговых и комбинированных схем, программируемых логических матриц, базовых матричных кристаллов, БИС/СБИС с программируемой структурой) в архитектуре вычислительных систем.
- Устройство и функционирование блоков памяти в современных вычислительных системах.
- Характеристики матричных схем – статических и динамических ОЗУ, ПЗУ, флэш-памяти.
- Принципы построения, параметры и характеристики микросхем памяти, цифровых и цифро-анalogовых элементов ЭВМ.
- Принципы организации и функционирования блоков памяти, аналоговых и комбинированных схем.
- Основные направления научно-технического развития в области схемотехники матричных схем и аналоговой схемотехники.

Уметь:

- Проектировать и проверять (верифицировать) структуру блоков памяти в архитектуре ИС.
- Ставить и решать схемотехнические задачи, связанные с аппаратным обеспечением информационных и автоматизированных систем – блоками памяти и аналоговыми и комбинированными схемами.
- Выбирать элементную базу и строить блоки ЗУ из микросхем для наращивания емкости и разрядности.
- Рассчитывать необходимые параметры для блоков памяти.
- Определять необходимые схемотехнические компоненты блоков памяти, цифровых и комбинированных схем.

Владеть:

- Навыками разработки блоков памяти, используемых в архитектурной спецификации ИС.
- Методами анализа элементной базы аппаратуры информационных систем.
- Методами выбора элементной базы для построения различных архитектур вычислительных средств.
- Терминологией в области схемотехники матричных схем и аналоговой схемотехники.
- Методами проектирования блоков памяти и блоков на основе программируемых логических матриц.
- Методами разработки и анализа алгоритмов тестирования блоков памяти.

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 4 з.е. (144 академических часа(ов).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов	
	Всего	Семестр №6
Контактная работа при проведении учебных занятий (всего):	64	64
В том числе:		
Занятия лекционного типа	32	32
Занятия семинарского типа	32	32

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 80 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	Введение/ Основные понятия Рассматриваемые вопросы: - Классы и характеристики микросхем памяти. - Производные единицы измерения ёмкости по стандарту МЭК

№ п/п	Тематика лекционных занятий / краткое содержание
2	<p>Элементы оперативных запоминающих устройств (ОЗУ)</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Регистровые ОЗУ (структуры и микросхемы). - Элементы ЗУ на биполярных структурах, n-МОП, КМОП - Динамический ЭП
3	<p>Организация матричных запоминающих устройств</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Структуры ЗМ (2D; 3D; 2,5D). - Типовая структура RAM
4	<p>ОЗУ на биполярных транзисторах</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Параметры микросхем. - Система динамических параметров - Примеры построения запоминающих массивов (ЗМ) - Расчет модуля ЗУ
5	<p>Статические ОЗУ КМОП</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Параметры микросхем. - Специфика использования. - Квазиэнергонезависимость
6	<p>Динамические ОЗУ МОП</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Параметры и временные диаграммы на примере микросхем на КМОП. - Построение запоминающих массивов - Регенерация (рефреш). Контроллер динамического
7	<p>Контроль функционирования ЗУ</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Принцип функционального контроля. - Линейные тесты. - Квадратичные алгоритмы. - Алгоритмы N3/2. - Контроль времени регенерации. - Тестирование ПЗУ
8	<p>Постоянные запоминающие устройства (ПЗУ)</p> <ul style="list-style-type: none"> - Классификация и характеристики. - Элементы памяти масочных, программируемых и репрограммируемых ПЗУ. - Построение ЗМ ПЗУ. Импульсное питание ПЗУ
9	<p>Флэш-память</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Сопоставление схемотехнических свойств микросхем EEPROM, EEPROM и FLASH. - Основные характеристики флэш-памяти. - Типы и принципы функционирования. - Примеры микросхем.
10	<p>Тенденции развития ЗУ</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Динамические ОЗУ повышенного быстродействия. - Организация модулей памяти
11	<p>Программируемые логические матрицы (ПЛМ)</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - ПЛМ типа PAL.

№ п/п	Тематика лекционных занятий / краткое содержание
	<ul style="list-style-type: none"> - Предварительная дешифрация. - ПЛМ с памятью (PLD). - ПЛМ с переменной конфигурацией
12	<p>Базовые матричные кристаллы – БМК (вентильные матрицы с масочным программированием)</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Назначение - Классификация и параметры
13	<p>БИС/СБИС с программируемой структурой</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Развитие ПЛМ и БМК. - Классификация по типу программируемых элементов. - Репрограммируемые СБИС с триггерной памятью конфигурации. - Программируемые вентильные матрицы (FPGA) – развитие БМК. - Сложные программируемые логические схемы. - Параметры и популярные семейства СБИС программируемой логики
14	<p>Аналоговая схемотехника</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Классификация аналоговых и комбинированных ИС. - Дифференциальный каскад. - Операционные усилители и их аппаратурные включения (интегратор, дифференциатор, сумматор и др.). - Компараторы
15	<p>ЦАП и АЦП</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Назначение и временные характеристики. - Классические методы преобразования аналог-код. - Классификация ЦАП. - Построение ЦАП на базе взвешенных резисторов и цепочки R-2R. - Примеры и основные параметры микросхем ЦАП и АЦП
16	<p>Аналоговые узлы</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Коммутаторы аналоговых сигналов - селекторы-мультиплексоры - аналоговые запоминающие устройства - Заключение. Обзор перспектив схемотехники. Прошлое и настоящее МИС и СИС. Система на кристалле. Классификация цифровых ИС с точки зрения методов проектирования

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	<p>Исследование статического ОЗУ асинхронного типа (нетактируемого)</p> <p>Исследование статического ОЗУ асинхронного типа (нетактируемого)</p>
2	<p>Исследование статического ОЗУ асинхронного типа (нетактируемого)(продолжение)</p> <p>В результате работы осваивается построение блока ОЗУ и временные диаграммы микросхем данного типа</p>

№ п/п	Наименование лабораторных работ / краткое содержание
3	Исследование статического ОЗУ асинхронного типа (нетактируемого) Продолжение. В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа
4	Исследование статического ОЗУ синхронного типа (тактируемого, ТТЛ-совместимого) В результате работы осваиваются статические и динамические характеристики микросхем данного типа
5	Исследование статического ОЗУ синхронного типа (тактируемого, ТТЛ-совместимого) Продолжение В результате работы осваиваются статические и динамические характеристики микросхем данного типа
6	Исследование статического ОЗУ синхронного типа (тактируемого, ТТЛ-совместимого) Продолжение В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа
7	Исследование динамического ОЗУ В результате работы осваиваются статические и динамические характеристики микросхем данного типа
8	Исследование динамического ОЗУ. Продолжение В результате работы осваивается построение блока ОЗУ и временные диаграммы микросхем данного типа
9	Исследование динамического ОЗУ. Продолжение В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа
10	Построение контроллера динамического ОЗУ В результате работы выполняется построение контроллера из микросхем серии К155 и осваиваются принципы реализации отдельных узлов
11	Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение циклографии и временных диаграмм работы в режимах записи и считывания
12	Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение временных диаграмм работы в режимах страничной записи и страничного считывания
13	Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение временных диаграмм работы в режиме регенерации
14	Построение блока ПЗУ В результате работы осваиваются характеристики микросхем и особенности структуры ПЗУ
15	Построение блока ПЗУ. Продолжение В результате работы осваиваются особенности построения блока ПЗУ заданной емкости и разрядности
16	Подведение итогов. Сравнение особенностей ЗУ различных типов Сравнение основных динамических параметров статических и динамических ОЗУ. Сравнение результатов расчетов со справочными данными

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Изучение схемотехники матричных схем (темы 1-8)
2	Изучение схемотехники матричных схем (темы 9-13)
3	Изучение аналоговой схемотехники (темы 14-16)
4	Подготовка к промежуточной аттестации.
5	Подготовка к текущему контролю.

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Исследование цифровых схем в лабораторном комплексе с использованием системы NI ELVIS II: учеб. пособие / Е. С. Богодистова, И. С. Долгов, Б. В. Желенков; - М.: МИИТ, 2012. - 223 с.	https://library.miit.ru/bookscatalog/upos/13-1378.pdf (дата обращения: 27.02.2025)
2	Авдеев В. А. Интерактивный практикум по компьютерной схемотехнике на Delphi: учебное пособие / В. А. Авдеев. – Москва: ДМК Пресс, 2011. – 360 с. – ISBN 978-5-94074-625-6	https://e.lanbook.com/book/899 (дата обращения: 27.10.2025) – Текст электронный.
3	Авдеев, В. А. Периферийные устройства: интерфейсы, схемотехника, программирование: учебное пособие / В. А. Авдеев. – Москва: ДМК Пресс, 2009. – 848 с. – ISBN 978-5-94074-505-1	Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/1087 (дата обращения: 27.11.2025)
4	Параскевов, А. В. Микроэлектроника и схемотехника : учебник / А. В. Параскевов, В. И. Лойко. – Краснодар : КубГАУ, 2018 — 160 с. — ISBN 978-5-907294-27-1	Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/254189 (дата обращения: 27.11.2025)
5	Галочкин, В. А. Схемотехника цифровых устройств. Теория и практика : учебник / В.А. Галочкин. - Москва ; Вологда : Инфра-Инженерия, 2024. - 168 с. - ISBN 978-5-9729-2031-0	Текст : электронный. - URL: https://znanium.ru/catalog/product/2173589 (дата обращения: 27.11.2025)

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

- Форум специалистов по информационным технологиям
<http://citforum.ru/>
 - Тематический форум по информационным технологиям
<http://habrahabr.ru/>
 - <http://www.milandr.ru/> (микросхемы памяти, ЦАП и АЦП)
 - <http://www.osp.ru/> (Издательство «Открытые системы», Новости ИТ-индустрии)
 - “Computerworld Россия” (Международный компьютерный новостной журнал)
 - "Мир ПК" (Журнал для пользователей персональных компьютеров)
 - <http://www.ixbt.com/> – интернет-издание о компьютерной технике
 - <http://library.miit.ru/> – электронно-библиотечная система Научно-технической библиотеки МИИТ
 - <https://e.lanbook.com/> – ЭБС "Лань", электронный ресурс НТБ МИИТ
 - <http://elibrary.ru> – научная электронная библиотека.
 - <http://www.intuit.ru/> – интернет-университет информационных технологий

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

Microsoft Windows

Microsoft Office

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Учебная аудитория для проведения занятий лекционного типа, групповых и индивидуальных консультаций

Проектор для вывода изображения на экран для студентов, акустическая система, место для преподавателя, оснащенное компьютером Аудитория подключена к интернету РУТ-МИИТ.

Учебная аудитория для проведения лабораторных работ

- компьютерное оборудование лаборатории «Схемотехника» и вычислительного класса,
- наглядное пособие – стенд “Носители информации”, включающий носители на твердотельной памяти

Лабораторный комплекс для исследования цифровых схем на базе настольной рабочей станции NI ELVIS II включает комплект виртуальных приборов:

- стабилизированные источники питания цифровых схем,
- регулируемые источники питания для создания статических входных сигналов схем,
- мультиметр для измерения входных и выходных напряжений и токов при измерениях статических параметров и характеристик схем,
- генератор периодической последовательности импульсов,
- двухканальные осциллографы для наблюдения входных и выходных сигналов микросхем и несложных цифровых устройств,

На базе настольной рабочей станции NI ELVIS II на кафедре разработан (разработка Желенкова Б В, Иванова Д.) и используется виртуальный датчик временных последовательностей, позволяющий создать набор входных сигналов для проверки работоспособности микросхем и несложных цифровых устройств.

9. Форма промежуточной аттестации:

Зачет в 6 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

доцент, доцент, к.н. кафедры
«Вычислительные системы, сети и
информационная безопасность»

Е.С. Богодистова

Согласовано:

Заведующий кафедрой ВССиИБ

Б.В. Желенков

Председатель учебно-методической
комиссии

Н.А. Андриянова