

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
базового высшего образования
по направлению подготовки
09.03.01 Информатика и вычислительная техника,
утвержденной первым проректором ФГАОУ ВО
РУТ (МИИТ) Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Схемотехника памяти

Направление подготовки: 09.03.01 Информатика и вычислительная техника

Направленность (профиль): Вычислительные системы и сети

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде
электронного документа выгружена из единой
корпоративной информационной системы управления
университетом и соответствует оригиналу

Простая электронная подпись, выданная ФГАОУ ВО РУТ
(МИИТ)

ID подписи: 4196

Подписал: заведующий кафедрой Желенков Борис
Владимирович

Дата: 22.09.2026

1. Общие сведения о дисциплине (модуле).

Целями освоения учебной дисциплины «Схемотехника памяти» являются развитие компетенций в области схемотехники памяти, изучение и освоение схемотехники матричных схем, формирование способности выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем.

Основными задачами дисциплины являются:

- ознакомление с принципами работы запоминающих элементов оперативных и постоянных ЗУ различных схемотехнологий (на биполярных структурах, n-МОП, КМОП);
- освоение принципов структурной организации элементов памяти в составе микросхемы памяти (2D, 3D, 2.5D);
- освоение методов выбора микросхем статических и динамических ОЗУ, ПЗУ, флэш-памяти для цифровых устройств и оценки их быстродействия и надежности;
- приобретение навыков построения блоков памяти цифровых устройств из микросхем различного типа;
- изучение способов и разработка алгоритмов тестирования микросхем памяти;
- освоение принципов построения программируемых логических матриц, программируемой матричной логики, базовых матричных кристаллов, БИС/СБИС с программируемой и репрограммируемой структурой;
- ознакомление с принципами работы аналоговых и комбинированных цифровых схем, цифро-аналоговых и аналого-цифровых преобразователей.

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ОПК-3 - Способен использовать современные информационные технологии и программно-аппаратные средства, в том числе отечественного производства, при решении задач профессиональной деятельности;

ПК-6 - Способность выполнять работы и управлять работами по разработке архитектур и прототипов информационных систем .

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- Место матричных схем (блоков памяти, аналоговых и комбинированных схем, программируемых логических матриц, базовых матричных кристаллов, БИС/СБИС с программируемой структурой) в архитектуре вычислительных систем.
- Устройство и функционирование блоков памяти в современных вычислительных системах.
- Характеристики матричных схем – статических и динамических ОЗУ, ПЗУ, флэш-памяти.
- Принципы построения, параметры и характеристики микросхем памяти, цифровых и цифро-аналоговых элементов ЭВМ.
- Принципы организации и функционирования блоков памяти, аналоговых и комбинированных схем.
- Основные направления научно-технического развития в области схемотехники матричных схем и аналоговой схемотехники.

Уметь:

- Проектировать и проверять (верифицировать) структуру блоков памяти в архитектуре ИС.
- Ставить и решать схемотехнические задачи, связанные с аппаратным обеспечением информационных и автоматизированных систем – блоками памяти и аналоговыми и комбинированными схемами.
- Выбирать элементную базу и строить блоки ЗУ из микросхем для наращивания емкости и разрядности.
- Рассчитывать необходимые параметры для блоков памяти.
- Определять необходимые схемотехнические компоненты блоков памяти, цифровых и комбинированных схем.

Владеть:

- Навыками разработки блоков памяти, используемых в архитектурной спецификации ИС.
- Методами анализа элементной базы аппаратуры информационных систем.
- Методами выбора элементной базы для построения различных архитектур вычислительных средств.
- Терминологией в области схемотехники матричных схем и аналоговой схемотехники.
- Методами проектирования блоков памяти и блоков на основе программируемых логических матриц.

- Методами разработки и анализа алгоритмов тестирования блоков памяти.

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 4 з.е. (144 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов	
	Всего	Семестр №6
Контактная работа при проведении учебных занятий (всего):	64	64
В том числе:		
Занятия лекционного типа	32	32
Занятия семинарского типа	32	32

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 80 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	Введение/ Основные понятия Рассматриваемые вопросы: - Классы и характеристики микросхем памяти. - Производные единицы измерения ёмкости по стандарту МЭК
2	Элементы оперативных запоминающих устройств (ОЗУ) Рассматриваемые вопросы: - Регистровые ОЗУ (структуры и микросхемы). - Элементы ЗУ на биполярных структурах, n-МОП, КМОП - Динамический ЭП
3	Организация матричных запоминающих устройств Рассматриваемые вопросы: - Структуры ЗМ (2D; 3D; 2,5D). - Типовая структура RAM
4	ОЗУ на биполярных транзисторах Рассматриваемые вопросы: - Параметры микросхем. - Система динамических параметров - Примеры построения запоминающих массивов (ЗМ) - Расчет модуля ЗУ
5	Статические ОЗУ КМОП Рассматриваемые вопросы: - Параметры микросхем. - Специфика использования. - Квазиэнергонезависимость
6	Динамические ОЗУ МОП Рассматриваемые вопросы: - Параметры и временные диаграммы на примере микросхем на КМОП. - Построение запоминающих массивов - Регенерация (рефреш). Контроллер динамического
7	Контроль функционирования ЗУ Рассматриваемые вопросы: - Принцип функционального контроля. - Линейные тесты. - Квадратичные алгоритмы. - Алгоритмы N3/2. - Контроль времени регенерации. - Тестирование ПЗУ
8	Постоянные запоминающие устройства (ПЗУ) Рассматриваемые вопросы: - Классификация и характеристики. - Элементы памяти масочных, программируемых и репрограммируемых ПЗУ. - Построение ЗМ ПЗУ. Импульсное питание ПЗУ
9	Флэш-память Рассматриваемые вопросы: - Сопоставление схемотехнических свойств микросхем EPROM, EEPROM и FLASH. - Основные характеристики флэш-памяти. - Типы и принципы функционирования. - Примеры микросхем.
10	Тенденции развития ЗУ Рассматриваемые вопросы:

№ п/п	Тематика лекционных занятий / краткое содержание
	<ul style="list-style-type: none"> - Динамические ОЗУ повышенного быстродействия. - Организация модулей памяти
11	Программируемые логические матрицы (ПЛМ) Рассматриваемые вопросы: <ul style="list-style-type: none"> - ПЛМ типа PAL. - Предварительная дешифрация. - ПЛМ с памятью (PLD). - ПЛМ с переменной конфигурацией
12	Базовые матричные кристаллы – БМК (вентильные матрицы с масочным программированием) Рассматриваемые вопросы: <ul style="list-style-type: none"> - Назначение - Классификация и параметры
13	БИС/СБИС с программируемой структурой Рассматриваемые вопросы: <ul style="list-style-type: none"> - Развитие ПЛМ и БМК. - Классификация по типу программируемых элементов. - Репрограммируемые СБИС с триггерной памятью конфигурации. - Программируемые вентильные матрицы (FPGA) – развитие БМК. - Сложные программируемые логические схемы. - Параметры и популярные семейства СБИС программируемой логики
14	Аналоговая схемотехника Рассматриваемые вопросы: <ul style="list-style-type: none"> - Классификация аналоговых и комбинированных ИС. - Дифференциальный каскад. - Операционные усилители и их аппаратные включения (интегратор, дифференциатор, сумматор и др.). - Компараторы
15	ЦАП и АЦП Рассматриваемые вопросы: <ul style="list-style-type: none"> - Назначение и временные характеристики. - Классические методы преобразования аналог-код. - Классификация ЦАП. - Построение ЦАП на базе взвешенных резисторов и цепочки R-2R. - Примеры и основные параметры микросхем ЦАП и АЦП
16	Аналоговые узлы Рассматриваемые вопросы: <ul style="list-style-type: none"> - Коммутаторы аналоговых сигналов - селекторы-мультиплексоры - аналоговые запоминающие устройства - Заключение. Обзор перспектив схемотехники. Прошлое и настоящее МИС и СИС. Система на кристалле. Классификация цифровых ИС с точки зрения методов проектирования

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	Исследование статического ОЗУ асинхронного типа (неактивируемого) Исследование статического ОЗУ асинхронного типа (неактивируемого)
2	Исследование статического ОЗУ асинхронного типа (неактивируемого)(продолжение) В результате работы осваивается построение блока ОЗУ и временные диаграммы микросхем данного типа
3	Исследование статического ОЗУ асинхронного типа (неактивируемого)Продолжение. В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа
4	Исследование статического ОЗУ синхронного типа (тактируемого, TTL-совместимого) В результате работы осваиваются статические и динамические характеристики микросхем данного типа
5	Исследование статического ОЗУ синхронного типа (тактируемого, TTL-совместимого) Продолжение В результате работы осваиваются статические и динамические характеристики микросхем данного типа
6	Исследование статического ОЗУ синхронного типа (тактируемого, TTL-совместимого) Продолжение ИВ результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа
7	Исследование динамического ОЗУ В результате работы осваиваются статические и динамические характеристики микросхем данного типа
8	Исследование динамического ОЗУ. Продолжение В результате работы осваивается построение блока ОЗУ и временные диаграммы микросхем данного типа
9	Исследование динамического ОЗУ. Продолжение В результате работы осваивается построение блока ОЗУ заданной емкости и разрядности из микросхем данного типа
10	Построение контроллера динамического ОЗУ В результате работы выполняется построение контроллера из микросхем серии K155 и осваиваются принципы реализации отдельных узлов
11	Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение циклограммы и временных диаграмм работы в режимах записи и считывания
12	Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение временных диаграмм работы в режимах страничной записи и страничного считывания
13	Построение контроллера динамического ОЗУ Продолжение В результате работы выполняется построение временных диаграмм работы в режиме регенерации
14	Построение блока ПЗУ В результате работы осваиваются характеристики микросхем и особенности структуры ПЗУ
15	Построение блока ПЗУ. Продолжение В результате работы осваиваются особенности построения блока ПЗУ заданной емкости и разрядности

№ п/п	Наименование лабораторных работ / краткое содержание
16	Подведение итогов. Сравнение особенностей ЗУ различных типов Подведение итогов. Сравнение особенностей ЗУ различных типов Сравнение основных динамических параметров статических и динамических ОЗУ. Сравнение результатов расчетов со справочными данными

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Изучение схемотехники матричных схем (темы 1-8)
2	Изучение схемотехники матричных схем (темы 9-13)
3	Изучение аналоговой схемотехники (темы 14-16)
4	Подготовка к промежуточной аттестации.
5	Подготовка к текущему контролю.

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Параскевов, А. В. Микроэлектроника и схемотехника : учебник / А. В. Параскевов, В. И. Лойко. – Краснодар : КубГАУ, 2018.— 160 с. — ISBN 978-5-907294-27-1.	Текст : электронный // Лань : электронно-библиотечная система. URL: https://e.lanbook.com/book/254189 (дата обращения: 03.06.2026).
2	Авдеев В. А. Интерактивный практикум по компьютерной схемотехнике на Delphi: учебное пособие / В. А. Авдеев. – Москва: ДМК Пресс, 2011. – 360 с. – ISBN 978-5-94074-625-6	https://e.lanbook.com/book/899 (дата обращения: 03.06.2026). – Текст электронный.
3	Авдеев, В. А. Периферийные устройства: интерфейсы, схемотехника, программирование: учебное пособие / В. А. Авдеев. – Москва: ДМК Пресс, 2009. – 848 с. – ISBN 978-5-94074-505-1	Текст : электронный // Лань: электронно-библиотечная система. – URL: https://e.lanbook.com/book/1087 (дата обращения: 03.06.2026).

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

- Форум специалистов по информационным технологиям
<http://citforum.ru/>

- Тематический форум по информационным технологиям
<http://habrahabr.ru/>

- <http://www.milandr.ru/> (микросхемы памяти, ЦАП и АЦП)
- <http://www.ixbt.com/> – интернет-издание о компьютерной технике
- <http://library.mii.ru/> – электронно-библиотечная система Научно-технической библиотеки МИИТ
- <https://e.lanbook.com/> – ЭБС "Лань", электронный ресурс НТБ МИИТ
- <http://elibrary.ru> – научная электронная библиотека.
- <http://www.intuit.ru/> – интернет-университет информационных технологий

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

Microsoft Windows

Microsoft Office

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Учебная аудитория для проведения учебных занятий (занятий лекционного типа, практических занятий, лабораторных работ):

- компьютер преподавателя, рабочие станции студентов, Elvis, осциллографы, мультимедийное оборудование, доска.

Аудитория подключена к сети «Интернет».

9. Форма промежуточной аттестации:

Зачет в 6 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

доцент, доцент, к.н. кафедры
«Вычислительные системы и
квантовые коммуникации»

Е.С. Богодистова

Согласовано:

Заведующий кафедрой ВСиКК

Б.В. Желенков

Председатель учебно-методической
комиссии

Н.А. Андриянова