

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»

Кафедра «Вычислительные системы, сети и информационная
безопасность»

АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ

«Схемотехника цифровых схем»

Направление подготовки:	09.03.01 – Информатика и вычислительная техника
Профиль:	Вычислительные машины, комплексы, системы и сети
Квалификация выпускника:	Бакалавр
Форма обучения:	очная
Год начала подготовки	2018

1. Цели освоения учебной дисциплины

Целями освоения учебной дисциплины «Схемотехника цифровых схем» являются формирование компетенции по основным разделам схемотехники, изучение схемотехнических основ построения как отдельных элементов, так и вычислительных систем в целом, овладение методами и средствами анализа и разработки аппаратных компонентов вычислительной техники.

Основными задачами дисциплины являются:

- Ознакомление с основными принципами схемотехнической реализации цифровых устройств;
- рассмотрение принципов взаимодействия цифровых схем;
- изучение методов синтеза комбинационных схем на цифровых микросхемах;
- рассмотрение примеров использования ПЛИС для реализации цифровых устройств.

Дисциплина предназначена для получения знаний для решения следующих профессиональных задач (в соответствии с видами деятельности):

Проектно-технологическая деятельность

- Применение современных инструментальных средств при разработке программного обеспечения.
- Применение Web-технологий при реализации удаленного доступа в системах клиент/сервер и распределенных вычислений.
- Использование стандартов и типовых методов контроля и оценки качества программной продукции.
- Участие в работах по автоматизации технологических процессов в ходе подготовки производства новой продукции.
- Освоение и применение современных программно-методических комплексов исследования и автоматизированного проектирования объектов профессиональной деятельности.

Научно-исследовательская деятельность

- Изучение научно-технической информации, отечественного и зарубежного опыта по тематике исследования.
- Математическое моделирование процессов и объектов на базе стандартных пакетов автоматизированного проектирования и исследований.
- Проведение экспериментов по заданной методике и анализ результатов.
- Проведение измерений и наблюдений, составление описания проводимых исследований, подготовка данных для составления обзоров, отчетов и научных публикаций.
- Составление отчета по выполненному заданию, участие во внедрении результатов исследований и разработок.

2. Место учебной дисциплины в структуре ОП ВО

Учебная дисциплина "Схемотехника цифровых схем" относится к блоку 1 "Дисциплины (модули)" и входит в его вариативную часть.

3. Планируемые результаты обучения по дисциплине (модулю), соотнесенные с планируемыми результатами освоения образовательной программы

Процесс изучения дисциплины направлен на формирование следующих компетенций:

ОПК-1	способностью устанавливать программное и аппаратное обеспечение
-------	---

	для информационных и автоматизированных систем
ОПК-4	способностью участвовать в настройке и наладке программно-аппаратных комплексов
ПК-2	способностью разрабатывать компоненты аппаратно-программных комплексов и баз данных, используя современные инструментальные средства и технологии программирования

4. Общая трудоемкость дисциплины составляет

8 зачетных единиц (288 ак. ч.).

5. Образовательные технологии

Преподавание дисциплины «Схемотехника цифровых схем» осуществляется в форме лекций, лабораторных работ и практических занятий. Лекции проводятся в традиционной классно-урочной организационной форме в объеме 36 часов, по типу управления познавательной деятельностью и являются традиционными классическими лекционными (объяснительно-иллюстративными). Лабораторные работы организованы с использованием технологий развивающего обучения. Курс лабораторных работ (72 часов) проводится с использованием специализированных стендов и на специальных программных симуляторах, разработанных на кафедре, основанных на интерактивных (диалоговых) технологиях, в том числе электронный практикум (решение проблемных поставленных задач с помощью современной вычислительной техники и исследование моделей); технологий, основанных на коллективных способах обучения, а также использованием компьютерной тестирующей системы. Практические работы организованы с использованием технологий развивающего обучения. Практические работы (18) проводятся в виде упражнений по решению различных вариантов задач анализа и синтеза логических элементов и цифровых схем, а так же с использованием интерактивных (диалоговых) технологий. Курсовой проект по дисциплине «Схемотехника цифровых схем» имеет широкое назначение и ставит целью: - закрепить на практике знания по логическому и электрическому проектированию цифровых схем; - привить навыки экспериментальной работы по сборке, отладке и исследованию схем; - научить правилам практической работы с интегральными микросхемами и различными измерительными приборами; - научить правилам составления программ и методики испытаний; - познакомить с правилами оформления документации на плату как на сборочную единицу. Выполнение курсового проекта состоит из последовательного решения следующих задач: - логического и электрического проектирования цифровых схем обработки дискретной информации; - расчета электрической схемы формирователя логического сигнала (ФЛС); - сборки, отладки, экспериментального исследования и испытания цифровой схемы; - оформление по Единой Системе Конструкторской Документации (ЕСКД) комплекта документов на курсовой проект. Самостоятельная работа студента организована с использованием традиционных видов работы. К традиционным видам работы (106 часов) относится отработка лекционного материала и отработка отдельных тем по учебным пособиям, подготовка к интерактивным практическим и лабораторным работам. Оценка полученных знаний, умений и навыков основана на модульно-рейтинговой технологии. Весь курс разбит на 2 раздела, представляющих собой логически заверченный объем учебной информации. Фонды оценочных средств освоенных компетенций включают как вопросы теоретического характера для оценки знаний, так и задания практического содержания (решение конкретных задач, работа с данными) для оценки умений и навыков. Теоретические знания проверяются путем применения таких организационных форм, как индивидуальные и групповые опросы. .

6. Содержание дисциплины (модуля), структурированное по темам (разделам)

РАЗДЕЛ 1

ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ.

Тема: Электроника цифровых элементов

Описываются способы кодирования цифровой информации, требования к логическим

сигналам, параметры логических элементов.

Тема: Транзисторный ключ – основа построения логических схем.
Описываются типы подключаемой нагрузки.

Тема: Транзисторный ключ – основа построения логических схем.
Рассматривается работа транзисторных ключей первого типа, приводятся методики расчетов значений их элементов и получаемых характеристик

Тема: Транзисторный ключ – основа построения логических схем.
Рассматривается работа транзисторных ключей второго типа, приводятся методики расчетов значений их элементов и получаемых характеристик. Приводится сравнительный анализ работы ключей первого и второго типов (ФЛС1, ФЛС2).

Тема: Логические элементы цифровых устройств
Рассматривается построение логических схем на транзисторных ключах, диодах.
Описывается техническая реализация логических функций на выходах. Приводится методика расчета R_k для подключения схем с открытым коллектором.

Тема: Логические элементы цифровых устройств.
Описывается схемотехническая организация схем ТТЛ со сложным выходным каскадом. Приводится методика расчета параметров составных элементов ТТЛ, оценка помехоустойчивости, работы на нагрузку первого и второго типа. Рассматриваются особенности использования элементов ТТЛ в различных схемотехнических решениях.

РАЗДЕЛ 2 ЦИФРОВЫЕ СХЕМЫ.

Тема: Схемы с памятью
Рассматривается построение RS-триггеров различных типов на различных логических элементах (асинхронный RS-триггер на элементах ИЛИ-НЕ и И-НЕ, синхронизируемые одноступенчатые триггеры, синхронизируемый RS-триггер на элементах ИЛИ-НЕ и И-НЕ, комбинированные RS-триггеры). Описываются возможности применения RS-триггеров.

Тема: Схемы с памятью
Описывается логическая схема D-триггера и ее свойства (прозрачность D-триггера, временные параметры, исключение прозрачного интервала). Рассматриваются схемотехнические принципы построения двухступенчатых триггеров (двухступенчатый D-триггер на элементах И-НЕ, двухступенчатый RS-триггер, схема с инвертором, схема с запрещающими связями, схема с разнополярным управлением). Приводится описание функционирования и логической организации на примере схемы ТМ2.

Тема: Схемы с памятью
Вып. практ. работ №1-5
Вып. лаб. работ №1-5

Тема: Схемы с памятью.
Рассматриваются примеры применения регистров для выполнения операций сдвигов в различных схемах (с использованием мультиплексоров, сдвигатель на двухступенчатых триггерах, сдвигатель на динамических триггерах, сдвигатель с возможностью приема кода ИР1, реверсивный сдвигатель ИР13).

Тема: Схемы с памятью.

Приводятся схемы включения регистров и триггеров для выполнения поразрядных операций (инверсия, дизъюнкция, конъюнкция, анализ кода).

Тема: Счетные схемы

Описываются принципы построения счетчиков с различной организацией (одноразрядный суммирующий счетчик, комбинационный счетчик, инкрементор с последовательным переносом, инкрементор с параллельным переносом, инкрементор с групповым переносом, вычитающий комбинационный счетчик). Приводится логическая схема построения трехразрядного декрементора с последовательным заемом.

Тема: Счетные схемы.

Описывается принцип функционирования накапливающего счетчика. Рассматриваются способы организации и функционирования счетных триггеров (Т-триггер, триггер с динамическим входом, построение счетного триггера на RS-триггере, JK-триггер).

Тема: Счетные схемы.

Приводятся логические схемы организации счетчиков (счетчик с непосредственными связями, суммирующий, вычитающий, счетчики с переносом, синхронизируемые, несинхронизируемые, каскадирование с непосредственными связями и с цепями переноса).

Тема: Счетные схемы

Рассматриваются микросхемы счетчиков ИЕ6 и ИЕ7, схемы построения и функционирования десятичных счетчиков, счетчиков с переменным модулем пересчета и схем измерителей интервалов времени.

Тема: Комбинационные схемы.

ПК2

Вып. практ. работ №6-8

Вып. лаб. работ №6-9

Тема: Комбинационные схемы.

Приводятся примеры применения дешифраторов и мультиплексоров.

Тема: Комбинационные схемы

Описываются принципы построения сумматоров с различной структурной организацией (последовательный сумматор, параллельный сумматор, параллельный сумматор с последовательным переносом, параллельный сумматор с параллельным переносом).

Тема: Комбинационные схемы.

Параллельный сумматор с групповым переносом, параллельный сумматор со сверхпараллельным переносом). Для параллельного сумматора со сверхпараллельным переносом приводится схема формирования подготовительных функций на примере 16-ти разрядного сумматора со сверхпараллельным переносом.

Тема: Комбинационные схемы.

Рассматриваются примеры построения схем сумматоров с использованием микросхем ИП3 и ИП4 (16-ти разрядный сумматор с групповым переносом на микросхемах ИП3, 16-ти разрядный сумматор со сверхпараллельным переносом на микросхемах ИП3 и ИП4, 64-х разрядный сумматор со сверхпараллельным переносом на микросхемах ИП3 и ИП4).

Тема: БИС/СБИС с программируемыми и репрограммируемыми структурами.

Рассматриваются конструкторско-технологические типы программируемых элементов.

Тема: БИС/СБИС с программируемыми и репрограммируемыми структурами
Описывается структура программируемых вентильных матриц (FPGA – Field Programmable Logic Devises), функционирование, входящих в их состав, логических блоков FPGA, блоков ввода/вывода FPGA, схема межсоединений FPGA.

Тема: БИС/СБИС с программируемыми и репрограммируемыми структурами.
Так же, рассматриваются сложные программируемые логические схемы (CPLD – Complex Programmable Logic Devises) и СБИС типа FLEX, функциональные блоки CPLD, система коммутации CPLD, микросхемы семейства FLEX 10K. Вводятся понятия о СБИС программируемой логики типа «система на кристалле» на примере СБИС типа APEx 20K/KE и СБИС типа Virtex.

Тема: БИС/СБИС с программируемыми и репрограммируемыми структурами
Приводятся параметры СБИС программируемой логики, степень интеграции, быстродействие.

Тема: Шинная организация.

Рассматривается применение схем с тремя состояниями с использованием шинных формирователей. Приводятся примеры построения адресных селекторов для устройств, подключаемых к шине. Описывается работа многорежимного буферного регистра.

Тема: Итоговая аттестация:

РАЗДЕЛ 3

Изучение работы цифровых схем.

ПК1

Вып. лаб. работ №12-16

РАЗДЕЛ 3

Изучение работы цифровых схем.

Изучение работы одноступенчатых синхронизируемых триггеров. Изучается работа одноступенчатых триггеров различного назначения и их режимы работы.

РАЗДЕЛ 3

Изучение работы цифровых схем.

Изучение работы микросхемы мультиплексора. Изучается работа микросхемы мультиплексора при различных воздействиях входных управляющих сигналов.

РАЗДЕЛ 3

Изучение работы цифровых схем.

Изучение работы сдвигающих регистров. Изучается работа сдвигающих регистров различных типов при различных воздействиях входных управляющих сигналов

РАЗДЕЛ 3

Изучение работы цифровых схем.

Изучение работы счетчиков. Изучается работа реверсивных счетчиков различных типов при различных воздействиях входных управляющих сигналов.

РАЗДЕЛ 4

Построение цифрового устройства

Вып. лаб. работ №17-22

РАЗДЕЛ 4

Построение цифрового устройства

Исследование параметров схемы курсового проекта.

Выполняется проверка входных и выходных параметров в соответствии с ПМ, измерение величины тока потребления созданного устройства в соответствии с ПМ, исследование совместной работы ФЛС и ЦУ в динамике, измерение времени задержки указанного тракта в соответствии с ПМ.

РАЗДЕЛ 4

Построение цифрового устройства

Выполнение проекта на ПЛИС и оценка параметров полученной схемы.

Выполняется реализация проекта на ПЛИС и оценка его параметров полученной схемы.

РАЗДЕЛ 4

Построение цифрового устройства

Отладка работы и проверка функционирования схемы курсового проекта.

Выполняется проверка функционирования цифровой схемы курсового проекта в статике в соответствии с программой и методикой испытаний (ПМ), проверка функционирования цифровой схемы в динамике в соответствии с ПМ, проверка работы макета ФЛС на приставке и необходимая коррекция.