

**МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»**

Кафедра «Вычислительные системы, сети и информационная
 безопасность»

АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ

«Схемотехника»

Направление подготовки:	<u>10.03.01 – Информационная безопасность</u>
Профиль:	<u>Безопасность компьютерных систем</u>
Квалификация выпускника:	<u>Бакалавр</u>
Форма обучения:	<u>очная</u>
Год начала подготовки	<u>2019</u>

1. Цели освоения учебной дисциплины

Целями освоения учебной дисциплины «Схемотехника» являются формирование компетенции по основным разделам схемотехники, изучение схемотехнических основ построения как отдельных элементов, так и вычислительных систем в целом, овладение методами и средствами анализа и разработки аппаратных компонентов вычислительной техники.

Основными задачами дисциплины являются:

- Ознакомление с основными принципами схемотехнической реализации цифровых устройств;
- рассмотрение принципов взаимодействия цифровых схем;
- изучение методов синтеза комбинационных схем на цифровых микросхемах;
- рассмотрение примеров использования ПЛИС для реализации цифровых устройств.

Дисциплина формирует знания и умения для решения следующих профессиональных задач (в соответствии с видами профессиональной деятельности).

Эксплуатационная:

- установка, настройка, эксплуатация и поддержание в работоспособном состоянии компонентов системы обеспечения информационной безопасности с учетом установленных требований;
- администрирование подсистем информационной безопасности объекта, участие в проведении аттестации объектов информатизации по требованиям безопасности информации и аудите информационной безопасности автоматизированных систем;

Проектно-технологическая:

- сбор и анализ исходных данных для проектирования систем защиты информации, определение требований, сравнительный анализ подсистем по показателям информационной безопасности;
- проведение проектных расчетов элементов систем обеспечения информационной безопасности;
- участие в разработке технологической и эксплуатационной документации;
- проведение предварительного технико-экономического обоснования проектных расчетов

Экспериментально-исследовательская деятельность:

- сбор, изучение научно-технической информации, отечественного и зарубежного опыта по тематике исследования;
- проведение экспериментов по заданной методике, обработка и анализ их результатов;
- проведение вычислительных экспериментов с использованием стандартных программных средств

Организационно-управленческая деятельность:

- осуществление организационно-правового обеспечения информационной безопасности объекта защиты;
- организация работы малых коллективов исполнителей;
- участие в совершенствовании системы управления информационной безопасностью;
- изучение и обобщение опыта работы других учреждений, организаций и предприятий в области защиты информации, в том числе информации ограниченного доступа;
- контроль эффективности реализации политики информационной безопасности объекта защиты.

2. Место учебной дисциплины в структуре ОП ВО

Учебная дисциплина "Схемотехника" относится к блоку 1 "Дисциплины (модули)" и входит в его базовую часть.

3. Планируемые результаты обучения по дисциплине (модулю), соотнесенные с планируемыми результатами освоения образовательной программы

Процесс изучения дисциплины направлен на формирование следующих компетенций:

ОПК-3	Способен представлять основные черты современной естественнонаучной картины мира и физические основы функционирования средств защиты информации
-------	---

4. Общая трудоемкость дисциплины составляет

4 зачетные единицы (144 ак. ч.).

5. Образовательные технологии

Преподавание дисциплины «Схемотехника» осуществляется в форме лекций, лабораторных работ и практических занятий. Лекции проводятся в традиционной классно-урочной организационной форме в объеме 32 часа, по типу управления познавательной деятельностью и являются традиционными классически-лекционными (объяснительно-иллюстративными). Лабораторные работы организованы с использованием технологий развивающего обучения. Курс лабораторных работ (34 часа) проводится с использованием специализированных стендов и на специальных программных симуляторах, разработанных на кафедре, основанных на интерактивных (диалоговых) технологиях, в том числе электронный практикум (решение проблемных поставленных задач с помощью современной вычислительной техники и исследование моделей); технологий, основанных на коллективных способах обучения, а также использованием компьютерной тестирующей системы. Самостоятельная работа студента организована с использованием традиционных видов работы. К традиционным видам работы (33 часа) относится отработка лекционного материала и отработка отдельных тем по учебным пособиям, подготовка к интерактивным практическим и лабораторным работам. Оценка полученных знаний, умений и навыков основана на модульно-рейтинговой технологии. Весь курс разбит на 2 раздела, представляющих собой логически завершенный объем учебной информации. Фонды оценочных средств освоенных компетенций включают как вопросы теоретического характера для оценки знаний, так и задания практического содержания (решение конкретных задач, работа с данными) для оценки умений и навыков. Теоретические знания проверяются путем применения таких организационных форм, как индивидуальные и групповые опросы..

6. Содержание дисциплины (модуля), структурированное по темам (разделам)

РАЗДЕЛ 1 ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Тема: Электроника цифровых элементов.
Описываются способы кодирования цифровой информации, требования к логическим сигналам, параметры логических элементов.

Тема: Транзисторный ключ – основа построения логических схем.
Рассматривается работа транзисторных ключей первого типа, приводятся методики

расчетов значений их элементов и получаемых характеристик.

Тема: Транзисторный ключ – основа построения логических схем.
Описываются типы подключаемой нагрузки.

Тема: Транзисторный ключ – основа построения логических схем.
Проводится сравнительный анализ работы ключей первого и второго типов (ФЛС1, ФЛС2) на примере решения задачи расчета ключа.

Тема: Транзисторный ключ – основа построения логических схем.
логических схем.
Рассматривается работа транзисторных ключей второго типа, приводятся методики расчетов значений их элементов и получаемых характеристик.

Тема: Логические элементы цифровых устройств.
Рассматривается построение логических схем на транзисторных ключах, диодах.
Описывается техническая реализация логических функций на выходах. Приводится методика расчета R_k для подключения схем с открытым коллектором.

Тема: Логические элементы цифровых устройств.
Описывается схемотехническая организация схем ТТЛ со сложным выходным каскадом.
Приводится методика расчета параметров составных элементов ТТЛ, оценка помехоустойчивости, работы на нагрузку первого и второго типа. Рассматриваются особенности использования элементов ТТЛ

РАЗДЕЛ 2 ЦИФРОВЫЕ СХЕМЫ.

Тема: Схемы с памятью
Описывается логическая схема D-триггера и ее свойства (прозрачность D-триггера, временные параметры, исключение прозрачного интервала). Рассматриваются схемотехнические принципы построения двухступенчатых триггеры (двухступенчатый D-триггер на элементах И-НЕ, двухступенчатый RS-триггер, схема с инвертором, схема с запрещающими связями, схема с разнополярным управлением).
Приводится описание функционирования и логической организации на примере схемы ТМ2.

Тема: Схемы с памятью
Рассматриваются построение RS-триггеров различных типов на различных логических элементах (асинхронный RS-триггер на элементах ИЛИ-НЕ и И-НЕ, синхронизируемые одноступенчатые триггеры, синхронизируемый RS-триггер на элементах ИЛИ-НЕ и И-НЕ, комбинированные RS-триггеры). Описываются возможности применения RS-триггеров.

Тема: Схемы с памятью
Вып. дом. работ №1-5

Тема: Схемы с памятью
Приводятся схемы включения регистров и триггеров для выполнения поразрядных операций (инверсия, дизъюнкция, конъюнкция, анализ кода).

Тема: Схемы с памятью
Рассматриваются примеры применения регистров для выполнения операций сдвигов в

различных схемах (с использованием мультиплексов, сдвигатель на двухступенчатых триггерах, сдвигатель на динамических триггерах, сдвигатель с возможностью приема кода ИР1, реверсивный сдвигатель ИР13).

Тема: Счетные схемы.

Приводятся логические схемы организации счетчиков (счетчик с непосредственными связями, суммирующий, вычитающий, счетчики с переносом, синхронизируемые, несинхронизируемые, каскадирование с непосредственными связями и с цепями переноса).

Тема: Счетные схемы.

Рассматриваются микросхемы счетчиков ИЕ6 и ИЕ7, схемы построения и функционирование десятичных счетчиков, счетчиков с переменным модулем пересчета и схем измерителей интервалов времени.

Тема: Счетные схемы.

Описывается принцип функционирования накапливающего счетчика. Рассматриваются способы организации и функционирование счетных триггеров (Т-триггер, триггер с динамическим входом, построение счетного триггера на RS-триггере, JK-триггер).

Тема: Счетные схемы.

Описываются принципы построения счетчиков с различной организацией (одноразрядный суммирующий счетчик, комбинационный счетчик, инкрементор с последовательным переносом, инкрементор с параллельным переносом, инкрементор с групповым переносом, вычитающий комбинационный счетчик). Приводится логическая схема построения трехразрядного декрементора с последовательным заемом.

Тема: Комбинационные схемы.

Описываются принципы построения сумматоров с различной структурной организацией (последовательный сумматор, параллельный сумматор, параллельный сумматор с последовательным переносом, параллельный сумматор с параллельным переносом).

Тема: Комбинационные схемы.

Приводятся примеры применения дешифраторов и мультиплексов

Тема: Комбинационные схемы.

Вып. лаб. работ №6-9

Тема: Комбинационные схемы.

Рассматриваются примеры построения схем сумматоров с использованием микросхем ИП3 и ИП4 (16-ти разрядный сумматор с групповым переносом на микросхемах ИП3, 16-ти разрядный сумматор со сверхпараллельным переносом на микросхемах ИП3 и ИП4, 64-х разрядный сумматор со сверхпараллельным переносом на микросхемах ИП3 и ИП4).

Тема: Комбинационные схемы.

Параллельный сумматор с групповым переносом, параллельный сумматор со сверхпараллельным переносом). Для параллельного сумматора со сверхпараллельным переносом приводится схема формирования подготовительных функции на примере 16-ти разрядного сумматора со сверхпараллельным переносом.

Тема: Шинная организация

Рассматривается применение схем с тремя состояниями с использованием шинных формирователей. Приводятся примеры построения адресных селекторов для устройств, подключаемых к шине. Описывается работа многорежимного буферного регистра.

РАЗДЕЛ 3
Итоговая аттестация