



## 1. Общие сведения о дисциплине (модуле).

Целью освоения учебной дисциплины «Цифровая электроника» является формирование у обучающихся компетенций в соответствии с требованиями самостоятельно утвержденного образовательного стандарта высшего образования (СУОС) по направлению подготовки бакалавриата «Инфокоммуникационные технологии и системы связи».

Задачи дисциплины включают в себя: изучение теоретических основ цифровой электроники, принципов организации и функционирования цифровых устройств комбинационного и последовательного типов, приобретение навыков их построения и моделирования процесса их функционирования.

## 2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

**ПК-11** - Способен осуществлять производство, внедрение и эксплуатацию радиоэлектронных средств и радиоэлектронных систем различного назначения.

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

### **Знать:**

основные понятия, операции и законы математической логики; основные логические элементы и устройства цифровой электроники;

### **Уметь:**

составлять таблицы истинности логических формул и приводить их к нормальным формам; использовать методы математической логики для решения задач синтеза, анализа и минимизации электронных схем

### **Владеть:**

основными понятиями цифровой электроники; системой специальных обозначений, используемых при составлении схем цифровых устройств.

## 3. Объем дисциплины (модуля).

### 3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 3 з.е. (108 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов	
	Всего	Сем. №3
Контактная работа при проведении учебных занятий (всего):	48	48
В том числе:		
Занятия лекционного типа	16	16
Занятия семинарского типа	32	32

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 60 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

#### 4. Содержание дисциплины (модуля).

##### 4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	Раздел 1. Математическая логика Основные понятия и законы математической логики
2	Раздел 2. Алгебра высказываний Нормальные формы алгебры высказываний
3	Раздел 3. Логика в цифровой электронике Логические элементы цифровой электроники

№ п/п	Тематика лекционных занятий / краткое содержание
4	Раздел 4. Этапы системного анализа цифровых устройств Анализ и синтез цифровых устройств
5	Раздел 5. Устройства цифровой электроники Основные устройства цифровой электроники
6	Раздел 6. Микропроцессоры и микропроцессорные системы Микропроцессорные системы

## 4.2. Занятия семинарского типа.

### Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	Ознакомление с САПР Vivado 1.1 План работы 1.2 Описание схемы 1.3 Создание проекта в САПР Vivado при помощи IDE 1.4 Анализ исходного кода 1.5 Моделирование схемы в Vivado Simulator 1.6 Синтез схемы 1.7 Имплементация схемы 1.8 Временной анализ 1.9 Работа с отладочной платой 1.10 Задания на лабораторную работу 1.11 Содержание отчета Методика решения приведена в методических указаниях по лабораторному практикуму.
2	Базовые последовательные устройства 2.1 Введение 2.2 RS-защелка 2.3 D-защелка 2.4 D-триггер 2.5 Порядок выполнения работы 2.5.1 Описание блоков на вентиляльном уровне 2.5.2 Тестирование модуля 2.5.3 Изучение асинхронного RS-триггера 2.5.4 Изучение асинхронного RS-триггера 2.5.5 Изучение D-защелки 2.5.6 Изучение D-триггера 2.5.7 Изучение описания D-защелки на Verilog 2.5.8 Изучение описания D-триггера на Verilog 2.5.9 Изучение описания JK-триггера на Verilog 2.5.10 Создание тестбенча 2.5.11 Изучение D-триггера с синхронным сбросом 2.5.12 Изучение D-триггера с асинхронным сбросом 2.5.13 Выполнение задания по варианту 2.5.14 Изучение параметризации триггера Методика решения приведена в методических указаниях по лабораторному практикуму.
3	Мультиплексоры и демultipлексоры 3.1 Введение 3.2 Мультиплексоры

№ п/п	Наименование лабораторных работ / краткое содержание
	3.3 Демультимплексоры 3.4 Порядок выполнения работы 3.4.2 Описание мультимплексора 2-в-1 при помощи оператора assign 3.4.3 Описание мультимплексора 2-в-1 другими способами 3.4.4 Изучение реализаций мультимплексоров 3.4.5 Мультимплексор 2-в-1 для двухбитных сигналов 3.4.6 Задание по варианту 3.4.7 Иерархический подход 3.4.8 Исследование паразитной защелки 3.4.9 Демультимплексор Методика решения приведена в методических указаниях по лабораторному практикуму.
4	<b>Шифраторы и дешифраторы</b> 4.1 Введение 4.2 Дешифраторы 4.3 Шифраторы 4.4 Порядок выполнения работы 4.4.1 Изучение неперипоритетного шифратора: оператор assign 4.4.2 Изучение неперипоритетного шифратора: оператор if 4.4.3 Изучение неперипоритетного шифратора: оператор case 4.4.4 Изучение перипоритетного шифратора 4.4.5 Изучение дешифратора: оператор case 4.4.6 Изучение дешифратора: оператор сдвига 4.4.7 Изучение дешифратора: оператор assign 4.4.8 Изучение параметризованного дешифратора Методика решения приведена в методических указаниях по лабораторному практикуму.
5	<b>Описание памяти</b> 5.1 Введение 5.2 Регистры 5.3 Память с произвольным доступом 5.4 Постоянное запоминающее устройство 5.5 Порядок выполнения работы 5.5.1 Изучение регистров 5.5.2 Изучение ПЗУ 5.5.3 Изучение однопортовой памяти ОЗУ 5.5.4 Изучение однопортовой памяти с параметризацией 5.5.5 Синтез однопортового ПЗУ Методика решения приведена в методических указаниях по лабораторному практикуму.
6	<b>Конечные автоматы</b> 6.1 Введение 6.2 Виды и особенности конечных автоматов 6.3 Способы представления конечного автомата 6.4 Структура конечного автомата 6.5 Методы кодирования состояний 6.6 Описание конечного автомата 6.7 Порядок выполнения работы 6.7.1 Конечный автомата Мура 6.7.2 Конечный автомата Мура с регистровым выходом 6.7.3 Конечный автомата Мили с регистровым выходом 6.7.4 Разработка конечного автомата 6.7.5 Пример использования конечного автомата Методика решения приведена в методических указаниях по лабораторному практикуму.

№ п/п	Наименование лабораторных работ / краткое содержание
7	<p>Описание сумматоров, компараторов, АЛУ</p> <p>7.1 Введение</p> <p>7.2 Сумматоры</p> <p>7.2.1 Полусумматор</p> <p>7.2.2 Полный сумматор</p> <p>7.2.3 Четырехбитный каскадный сумматор</p> <p>7.3 Компаратор</p> <p>7.4 Арифметико-логическое устройство</p> <p>7.5 Порядок выполнения работы</p> <p>7.5.1 Описание простого сумматора</p> <p>7.5.2 Сравнение имплементации сумматоров с разной разрядностью</p> <p>7.5.3 Описание компаратора</p> <p>7.5.4 Описание арифметико-логического устройства</p> <p>7.5.5 Структурное описание арифметико-логического устройства</p> <p>7.5.6 Описание полусумматора</p> <p>7.5.7 Описание полного сумматора</p> <p>7.5.8 Описание каскадного сумматора</p> <p>7.5.9 Описание каскадного сумматора при помощи generate</p> <p>Методика решения приведена в методических указаниях по лабораторному практикуму.</p>
8	<p>Проектирование логических вентиляей</p> <p>8.1 Правила проектирования КМДП схем</p> <p>8.2 Интерфейс программы Microwind 2</p> <p>8.3 Расчет параметров транзисторов</p> <p>8.4 Проектирование топологии инвертора</p> <p>8.5 Проектирование топологии логического вентиля</p> <p>Методика решения приведена в методических указаниях по лабораторному практикуму.</p>

### Практические занятия

№ п/п	Тематика практических занятий/краткое содержание
1	<p>Тема 1. Преобразование логических выражений</p> <p>Преобразование логических выражений в соответствии с основными тождествами и законами алгебры логики</p>
2	<p>Тема 2. Логические функции</p> <p>Минимизация логических функций</p>
3	<p>Тема 3. Комбинационные устройства</p> <p>Исследование работы комбинационных цифровых устройств</p>
4	<p>Тема 4. Последовательные цифровые устройства</p> <p>Исследование работы последовательных цифровых устройств</p>

### 4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Подготовка к практическим занятиям
2	Подготовка к лабораторным работам
3	Выполнение курсовой работы.
4	Подготовка к промежуточной аттестации.

#### 4.4. Примерный перечень тем курсовых работ

Курсовая работа по дисциплине «Цифровая электроника» - это комплексная самостоятельная работа обучающегося. Темой курсового проекта является «Разработка цифрового управляющего устройства». Исходные данные выбираются в соответствии с вариантом:

##### Вариант №1

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 12, 4, 5, 10, 3, 11
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

##### Вариант №2

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 5, 3, 7, 12, 4, 10
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

##### Вариант №3

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 2, 1, 8, 10, 4, 7
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

##### Вариант №4

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 5, 4, 7, 6, 12, 9
4. Тип триггеров, заданных для реализации – JK 7476

5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №5

1. Тип ПСУ – синхронный с параллельным переносом

2. Модуль счета – 6

3. Последовательность смены состояний – 7, 3, 5, 12, 4, 11

4. Тип триггеров, заданных для реализации – JK 7476

5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №6

1. Тип ПСУ – синхронный с параллельным переносом

2. Модуль счета – 6

3. Последовательность смены состояний – 3, 2, 1, 9, 4, 10

4. Тип триггеров, заданных для реализации – JK 7476

5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №7

1. Тип ПСУ – синхронный с параллельным переносом

2. Модуль счета – 6

3. Последовательность смены состояний – 13, 6, 2, 10, 8, 11

4. Тип триггеров, заданных для реализации – JK 7476

5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №8

1. Тип ПСУ – синхронный с параллельным переносом

2. Модуль счета – 6

3. Последовательность смены состояний – 1,4, 7, 10, 2, 12

4. Тип триггеров, заданных для реализации – JK 7476

5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №9

1. Тип ПСУ – синхронный с параллельным переносом

2. Модуль счета – 6



3. Последовательность смены состояний – 2, 1, 7, 10, 5, 12
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №10

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 10, 12, 5, 6, 2, 7
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Основы аналоговой и цифровой электроники. Аналоговая электроника ISBN 978-5-7410-2248-1 302 с. Булатов В. Н. Учебное пособие Оренбургский государственный университет , 2019	<a href="https://e.lanbook.com/book/159901">https://e.lanbook.com/book/159901</a>
2	Вычислительная техника и информационные технологии. Цифровая схемотехника ISBN 978-5-398-00050-4 137 с. Тюрин С. Ф. Учебное пособие Пермский национальный исследовательский политехнический университет , 2008	<a href="https://e.lanbook.com/book/160816">https://e.lanbook.com/book/160816</a>
3	Схемотехника ЭВМ ISBN 978-5-7638-3701-8 284 с. Постников А.И., Иванов В.И., Непомнящий О.В. Учебное пособие Сибирский Федеральный Университет , 2018	<a href="https://e.lanbook.com/book/117783">https://e.lanbook.com/book/117783</a>

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

Информационный портал Научная электронная библиотека eLIBRARY.RU ([www.elibrary.ru](http://www.elibrary.ru));

Единая коллекция цифровых образовательных ресурсов (<http://window.edu.ru>);

Научно-техническая библиотека РУТ (МИИТ) (<http://library.miit.ru>);

Поисковые системы «Яндекс», «Google» для доступа к тематическим информационным ресурсам;

Электронно-библиотечная система издательства «Лань» – <http://e.lanbook.com/>;

Электронно-библиотечная система [ibooks.ru](http://ibooks.ru/) – <http://ibooks.ru/>;

Электронно-библиотечная система «УМЦ» – <http://www.umczdt.ru/>;

Электронно-библиотечная система «Intermedia» – <http://www.intermediapublishing.ru/>;

Электронно-библиотечная система «BOOK.ru» – <http://www.book.ru/>;

Электронно-библиотечная система «ZNANIUM.COM» – <http://www.znanium.com/>

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

Программное обеспечение для выполнения практических заданий включает в себя программные продукты общего применения: операционная система Windows, Microsoft Office 2003 и выше, Браузер Internet Explorer 8.0 и выше с установленным Adobe Flash Player версии 10.3 и выше, Adobe Acrobat, а также специализированное прикладное программное обеспечение: интегрированная среда разработки Atmel Studio (<https://www.microchip.com/en-us/development-tools-tools-and-software/microchip-studio-for-avr-and-sam-devices>)

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Для проведения аудиторных занятий и самостоятельной работы требуется:

1. Рабочее место преподавателя с персональным компьютером, подключённым к сети INTERNET.

2. Специализированная лекционная аудитория с мультимедиа аппаратурой и интерактивной доской.

3. Компьютерный класс. Рабочие места студентов в компьютерном классе, подключённые к сети INTERNET.

4. Для проведения практических занятий: компьютерный класс; компьютеры.

Технические требования к оборудованию для осуществления учебного процесса с использованием дистанционных образовательных технологий:

колонки, наушники или встроенный динамик (для участия в аудиоконференции);

микрофон или гарнитура (для участия в аудиоконференции);

веб-камеры (для участия в видеоконференции);

для ведущего: компьютер с процессором Intel Core 2 Duo от 2 ГГц (или аналог) и выше, от 2 Гб свободной оперативной памяти.

9. Форма промежуточной аттестации:

Зачет в 3 семестре.

Курсовая работа в 3 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

профессор, профессор, д.н.  
Академии "Высшая инженерная  
школа"

А.М. Завьялов

Согласовано:

Заместитель директора академии  
Председатель учебно-методической  
комиссии

Д.В. Паринов

Д.В. Паринов