

МИНИСТЕРСТВО ТРАНСПОРТА РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«РОССИЙСКИЙ УНИВЕРСИТЕТ ТРАНСПОРТА»
(РУТ (МИИТ))



Рабочая программа дисциплины (модуля),
как компонент образовательной программы
высшего образования - программа бакалавриата
по направлению подготовки
11.03.02 Инфокоммуникационные технологии и
системы связи,
утвержденной первым проректором РУТ (МИИТ)
Тимониным В.С.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Цифровая электроника

Направление подготовки: 11.03.02 Инфокоммуникационные
технологии и системы связи

Направленность (профиль): Системы мобильной связи и сетевые
технологии на транспорте

Форма обучения: Очная

Рабочая программа дисциплины (модуля) в виде
электронного документа выгружена из единой
корпоративной информационной системы управления
университетом и соответствует оригиналу

Простая электронная подпись, выданная РУТ (МИИТ)
ID подписи: 167783
Подписал: руководитель образовательной программы
Киселёва Анастасия Сергеевна
Дата: 08.06.2026

1. Общие сведения о дисциплине (модуле).

Целью освоения учебной дисциплины «Цифровая электроника» является формирование у обучающихся компетенций в соответствии с требованиями самостоятельно утвержденного образовательного стандарта высшего образования (СУОС) по направлению подготовки бакалавриата «Инфокоммуникационные технологии и системы связи».

Задачи дисциплины являются:

- изучение теоретических основ цифровой электроники, принципов организации и функционирования цифровых устройств комбинационного и последовательного типов;
- приобретение навыков их построения и моделирования процесса их функционирования.

2. Планируемые результаты обучения по дисциплине (модулю).

Перечень формируемых результатов освоения образовательной программы (компетенций) в результате обучения по дисциплине (модулю):

ПК-11 - Способен осуществлять производство, внедрение и эксплуатацию радиоэлектронных средств и радиоэлектронных систем различного назначения.

Обучение по дисциплине (модулю) предполагает, что по его результатам обучающийся будет:

Знать:

- основные понятия, операции и законы математической логики;
- основные логические элементы и устройства цифровой электроники.

Уметь:

- составлять таблицы истинности логических формул и приводить их к нормальным формам;
- использовать методы математической логики для решения задач синтеза, анализа и минимизации электронных схем.

Владеть:

- основными понятиями цифровой электроники;
- системой специальных обозначений, используемых при составлении схем цифровых устройств.

3. Объем дисциплины (модуля).

3.1. Общая трудоемкость дисциплины (модуля).

Общая трудоемкость дисциплины (модуля) составляет 3 з.е. (108 академических часа(ов)).

3.2. Объем дисциплины (модуля) в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении учебных занятий:

Тип учебных занятий	Количество часов	
	Всего	Семестр №3
Контактная работа при проведении учебных занятий (всего):	48	48
В том числе:		
Занятия лекционного типа	16	16
Занятия семинарского типа	32	32

3.3. Объем дисциплины (модуля) в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации составляет 60 академических часа (ов).

3.4. При обучении по индивидуальному учебному плану, в том числе при ускоренном обучении, объем дисциплины (модуля) может быть реализован полностью в форме самостоятельной работы обучающихся, а также в форме контактной работы обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации образовательной программы на иных условиях, при проведении промежуточной аттестации.

4. Содержание дисциплины (модуля).

4.1. Занятия лекционного типа.

№ п/п	Тематика лекционных занятий / краткое содержание
1	Математическая логика Рассматриваемые вопросы: - системы счисления, используемые в цифровой электронике; - десятичная и двоичная система счисления; - основание системы, вес разряда; - преобразование записи чисел в различных системах счисления; - основные понятия и законы математической логики.

№ п/п	Тематика лекционных занятий / краткое содержание
2	<p>Алгебра высказываний</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - описание логических схем с помощью функций алгебры логики; - основные определения алгебры логики; - элементарные функции алгебры логики; - построение таблицы истинности по булевой функции; - минимизация функций алгебры логики с помощью карты Карно (диаграммы Вейча); - нормальные формы алгебры высказываний.
3	<p>Раздел 3. Логика в цифровой электронике</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - логические элементы цифровой электроники; - операционный усилитель, его свойства и характеристики; - организация ЦАП и АЦП с помощью операционных усилителей; - ЦАП с двоично-взвешенными резисторами; - ЦАП с резистивной R-2R матрицей.
4	<p>Этапы системного анализа цифровых устройств</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - анализ и синтез цифровых устройств; - полусумматор. Полный сумматор. Параллельный сумматор; - последовательный сумматор; - полувычитатель; - полный вычитатель; - циклический перенос; - сумматор-вычитатель.
5	<p>Устройства цифровой электроники</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - основные устройства цифровой электроники; - триггер Синхронный и асинхронный триггеры; - анализ работы триггеров различных типов: RS-триггер, D-триггер, JK-триггер. Счетный триггер. <p>Двоичный счетчик. Счетчик с последовательным переключением разрядов.</p>
6	<p>Микропроцессоры и микропроцессорные системы</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - микропроцессорные системы.

4.2. Занятия семинарского типа.

Лабораторные работы

№ п/п	Наименование лабораторных работ / краткое содержание
1	<p>Ознакомление с САПР Vivado</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - план работы; - описание схемы; - создание проекта в САПР Vivado при помощи IDE; - анализ исходного кода; - моделирование схемы в Vivado Simulator; - синтез схемы;

№ п/п	Наименование лабораторных работ / краткое содержание
	<ul style="list-style-type: none"> - имплементация схемы; - временной анализ; - работа с отладочной платой; - задания на лабораторную работу; - содержание отчета.
2	<p>Базовые последовательные устройства</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Введение; - RS-защелка; - D-защелка; - D-триггер; - Порядок выполнения работы; - Описание блоков на вентильном уровне; - Тестирование модуля.
3	<p>Мультиплексоры и демультимплексоры</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Введение - Мультиплексоры - Демультимплексоры - Порядок выполнения работы - Описание мультиплексора 2-в-1 при помощи оператора assign - Описание мультиплексора 2-в-1 другими способами - Изучение реализаций мультиплексоров - Мультиплексор 2-в-1 для двухбитных сигналов - Задание по варианту - Иерархический подход - Исследование паразитной защелки - Демультимплексор <p>Методика решения приведена в методических указаниях по лабораторному практикуму.</p>
4	<p>Шифраторы и дешифраторы</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Введение - Дешифраторы - Шифраторы - Порядок выполнения работы - Изучение неприоритетного шифратора: оператор assign - Изучение неприоритетного шифратора: оператор if - Изучение неприоритетного шифратора: оператор case - Изучение приоритетного шифратора - Изучение дешифратора: оператор case - Изучение дешифратора: оператор сдвига - Изучение дешифратора: оператор assign - Изучение параметризованного дешифратора <p>Методика решения приведена в методических указаниях по лабораторному практикуму.</p>
5	<p>Описание памяти</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Введение - Регистры - Память с произвольным доступом - Постоянное запоминающее устройство - Порядок выполнения работы

№ п/п	Наименование лабораторных работ / краткое содержание
	<ul style="list-style-type: none"> - Изучение регистров - Изучение ПЗУ - Изучение однопортовой памяти ОЗУ - Изучение однопортовой памяти с параметризацией - Синтез однопортового ПЗУ
6	<p>Конечные автоматы</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Введение - Виды и особенности конечных автоматов - Способы представления конечного автомата - Структура конечного автомата - Методы кодирования состояний - Описание конечного автомата - Порядок выполнения работы - Конечный автомата Мура - Конечный автомата Мура с регистровым выходом - Конечный автомата Мили с регистровым выходом - Разработка конечного автомата - Пример использования конечного автомата <p>Методика решения приведена в методических указаниях по лабораторному практикуму.</p>
7	<p>Описание сумматоров, компараторов, АЛУ</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Введение - Сумматоры - Полусумматор - Полный сумматор - Четырехбитный каскадный сумматор - Компаратор - Арифметико-логическое устройство - Порядок выполнения работы - Описание простого сумматора - Сравнение имплементации сумматоров с разной разрядностью - Описание компаратора - Описание арифметико-логического устройства - Структурное описание арифметико-логического устройства - Описание полусумматора - Описание полного сумматора - Описание каскадного сумматора - Описание каскадного сумматора при помощи generate <p>Методика решения приведена в методических указаниях по лабораторному практикуму.</p>
8	<p>Проектирование логических вентиляей</p> <p>Рассматриваемые вопросы:</p> <ul style="list-style-type: none"> - Правила проектирования КМДП схем - Интерфейс программы Microwind 2 - Расчет параметров транзисторов - Проектирование топологии инвертора - Проектирование топологии логического вентиля

Практические занятия

№ п/п	Тематика практических занятий/краткое содержание
1	Преобразование логических выражений Рассматриваемые вопросы: - Преобразование логических выражений в соответствии с основными тождествами и законами алгебры логики
2	Логические функции Рассматриваемые вопросы: - Минимизация логических функций
3	Комбинационные устройства Рассматриваемые вопросы: - Исследование работы комбинационных цифровых устройств
4	Последовательные цифровые устройства Рассматриваемые вопросы: - Исследование работы последовательных цифровых устройств

4.3. Самостоятельная работа обучающихся.

№ п/п	Вид самостоятельной работы
1	Подготовка к практическим занятиям
2	Подготовка к лабораторным работам
3	Выполнение курсовой работы.
4	Подготовка к промежуточной аттестации.
5	Подготовка к текущему контролю.

4.4. Примерный перечень тем курсовых работ

Курсовая работа по дисциплине «Цифровая электроника» - это комплексная самостоятельная работа обучающегося. Темой курсового проекта является «Разработка цифрового управляющего устройства». Исходные данные выбираются в соответствии с вариантом:

Вариант №1

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 12, 4, 5, 10, 3, 11
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №2

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6

3. Последовательность смены состояний – 5, 3, 7, 12, 4, 10
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №3

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 2, 1, 8, 10, 4, 7
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №4

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 5, 4, 7, 6, 12, 9
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №5

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 7, 3, 5, 12, 4, 11
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №6

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 3, 2, 1, 9, 4, 10
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №7

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 13, 6, 2, 10, 8, 11
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №8

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 1,4, 7, 10, 2, 12
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №9

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 2, 1, 7, 10, 5, 12
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

Вариант №10

1. Тип ПСУ – синхронный с параллельным переносом
2. Модуль счета – 6
3. Последовательность смены состояний – 10, 12, 5, 6, 2, 7
4. Тип триггеров, заданных для реализации – JK 7476
5. Индикация выходных состояний – цифровая (шестнадцатеричный код)

5. Перечень изданий, которые рекомендуется использовать при освоении дисциплины (модуля).

№ п/п	Библиографическое описание	Место доступа
1	Булатов, В. Н. Основы аналоговой и цифровой электроники. Аналоговая электроника : учебное	https://e.lanbook.com/book/159901

	пособие / В. Н. Булатов. — Оренбург : ОГУ, 2019. — 302 с. — ISBN 978-5-7410-2248-1.	
2	Постников, А. И. Схемотехника ЭВМ : учебное пособие / А. И. Постников, В. И. Иванов, О. В. Непомнящий. — Красноярск : СФУ, 2018. — 284 с. — ISBN 978-5-7638-3701-8.	https://e.lanbook.com/book/117783
3	Тюрин, С. Ф. Вычислительная техника и информационные технологии. Цифровая схемотехника : учебное пособие / С. Ф. Тюрин. — Пермь : ПНИПУ, 2008. — 137 с. — ISBN 978-5-398-00050-4.	https://e.lanbook.com/book/160816

6. Перечень современных профессиональных баз данных и информационных справочных систем, которые могут использоваться при освоении дисциплины (модуля).

Научно-техническая библиотека РУТ (МИИТ) (<http://library.miit.ru>);

Электронно-библиотечная система издательства «Лань» — <http://e.lanbook.com/>;

Электронно-библиотечная система «УМЦ» — <http://www.umczdt.ru/>;

Электронно-библиотечная система «BOOK.ru» — <http://www.book.ru/>;

Электронно-библиотечная система «ZNANIUM.COM» — <http://www.znanium.com/>

7. Перечень лицензионного и свободно распространяемого программного обеспечения, в том числе отечественного производства, необходимого для освоения дисциплины (модуля).

Программное обеспечение для выполнения практических заданий включает в себя программные продукты общего применения: операционная система Windows, Microsoft Office 2003 и выше, Браузер Internet Explorer 8.0 и выше с установленным Adobe Flash Player версии 10.3 и выше, Adobe Acrobat, а также специализированное прикладное программное обеспечение: интегрированная среда разработки Atmel Studio (<https://www.microchip.com/en-us/development-tools-tools-and-software/microchip-studio-for-avr-and-sam-devices>)

8. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине (модулю).

Учебные аудитории для проведения учебных занятий, оснащенные компьютерной техникой и наборами демонстрационного оборудования.

9. Форма промежуточной аттестации:

Зачет в 3 семестре.

Курсовая работа в 3 семестре.

10. Оценочные материалы.

Оценочные материалы, применяемые при проведении промежуточной аттестации, разрабатываются в соответствии с локальным нормативным актом РУТ (МИИТ).

Авторы:

профессор, профессор, д.н. Высшей
инженерной школы

А.М. Завьялов

Согласовано:

Директор

Д.В. Паринов

Руководитель образовательной
программы

А.С. Киселёва

Председатель учебно-методической
комиссии

Д.В. Паринов