**Примерные оценочные материалы, применяемые при проведении**

**промежуточной аттестации по дисциплине (модулю)**

**«Организация вычислительных машин и систем»**

**6 семестр**

При проведении промежуточной аттестации обучающемуся предлагается дать ответы на 2 вопроса и 2 тестовых задания, приведенных в экзаменационном билете из нижеприведенного списка.

**Примерный перечень вопросов**

1. Методы увеличения производительности процессора
2. Способы распараллеливания работы устройств
3. Принцип конвейерного исполнения команд в процессоре
4. Синхронный и асинхронный способы организации конвейера
5. Сбои в конвейере и методы их устранения
6. Метод отложенного перехода для исключения конфликтов по управлению
7. Принцип разворачивания циклов для исключения конфликтов по управлению
8. Методы статического предсказания переходов
9. Классификация методов динамического предсказания переходов
10. Принципы динамического предсказания переходов с использованием регистров глобальной и локальной истории переходов
11. Принцип динамического предсказания переходов с использованием 2 бит ВНТ
12. Многопроцессорные системы с общей памятью и распределенной памятью
13. Чем определяется общее количество команд, находящихся на обработке в суперскалярном процессоре?
14. Приведите основные отличительные признаки в организации классических и суперскалярных процессоров.
15. Поясните принципы организации суперскалярных процессоров.
16. Поясните основные тенденции развития архитектуры многопроцессорных систем
17. Мультипроцессоры и мультикомпьютеры
18. Принципы объединения ядер в многоядерном микропроцессоре
19. Принципы обмена между ядрами многоядерного микропроцессора
20. Каким образом реализуется параллельное исполнение команд в многоядерных процессорах?
21. Организация системы прерываний в многоядерных микропроцессорах
22. Организация КЭШ в многоядерных микропроцессорах
23. Организация обращений в ОП в многоядерных микропроцессорах
24. Технология «тик-так» разработки новых моделей микропроцессоров фирмы Intel
25. С какой целью в конвейерных процессорах применяется распараллеливание отдельных уровней конвейера?
26. Поясните принципы и цели преобразования машинных команд в микрооперации (милликоды) в суперскалярных процессорах
27. Перечислите типы программно-доступных регистров в составе ядра многоядерного процессора, их число и разрядность.
28. Поясните назначение таблиц BTB, BHT в составе блока выборки команд
29. Поясните принципы организации АЛУ в составе ядра многоядерного микропроцессора
30. Перечислите основные уровни конвейера ядра многоядерного микропроцессора
31. Поясните принципы организации обращений в ОП, используемые в ядре многоядерного микропроцессора
32. Каким образом реализуется предсказание ветвлений при групповой выборке команд
33. Принципы организации АЛУ с внеочередным исполнением команд
34. Перечислите состав функциональных блоков АЛУ ядра микропроцессора
35. Поясните назначение станции резервирования и буфера ROB в ядре многоядерного процессора
36. Назовите основные устройства и их назначение в составе ядра многоядерного микропроцессора.
37. Эволюция структурной организации ПЭВМ
38. Организация ПЭВМ на многоядерных микропроцессорах
39. Структура ПЭВМ с северным и южным мостами
40. Перечислите основные функции северного и южного мостов в составе материнской платы ПЭВМ
41. Структурная организации высокопроизводительных серверов IBM
42. Способы обеспечения отказоустойчивости ЭВМ
43. Принципы организации суперЭВМ

**Примерный перечень тестовых заданий**

1. **Для чего используется конвейерная организация процессора?**

* Для расширения списка операций
* Для увеличения быстродействия
* Для динамического преобразования виртуальных адресов

1. **Какие из перечисленных принципов используются в конвейерных процессорах?**

* Многоэлементная обработка
* Многостадийная обработка
* Потоковый принцип исполнения команд
* Исполнение команд вне порядка, заданного в программе

1. **Как влияет увеличение числа уровней конвейера процессора на его быстродействие?**

* Уменьшает
* Увеличивает
* Не влияет

1. **Какие из перечисленных способов используются для исключения программных сбоев из-за ветвлений в конвейерном процессоре?**

* Условное исполнение ветвей
* Использование таблиц BTB
* Организация многопортовой регистровой и оперативной памяти
* Переименование регистров

1. **Какая архитектура допускает включение в состав ЭВМ большего числа процессоров?**

* Системы с общей памятью SMP
* Системы с общей памятью NUMA
* Системы с распределенной памятью

1. **Какие из перечисленных методов используются для уменьшения конфликтов по управлению**

* Переименование регистров
* Преобразование команд в милликоды
* Динамические и статические способы предсказания переходов
* Конвейерная организация ядра
* Метод отложенного перехода

1. **Что хранится в строке таблицы ВHT**

* Номер регистра, в котором хранится адрес перехода
* Код, модифицируемый после исполнения команды условного перехода по определенному закону
* Адрес команды условного перехода
* Адрес, по которому выполнен переход

1. **Какая архитектура допускает включение в состав ЭВМ большего числа процессоров?**

* Системы с общей памятью SMP
* Системы с распределенной памятью
* Системы с общей памятью NUMA

1. **Чем определяется общее количество команд, находящихся на обработке в суперскалярном процессоре?**

* Числом уровней конвейера
* Числом трактов исполнения команд
* Числом уровней конвейера и числом трактов исполнения команд

1. **С какой целью выполняется преобразование машинных команд в микрооперации (милликоды) в суперскалярных процессорах**

* Ускорение работы конвейера
* Уменьшение обращений в ОП
* Ускорение работы КЭШ
* Уменьшение числа команд
* Переход к RISC архитектуре

1. **Укажите назначение буфера переупорядочивания ROB**

* Организация обращений в регистровую и оперативную память
* Слежение за состоянием команд в процессе их исполнения в АЛУ
* Распределение команд на исполнение в различных АЛУ
* Буферизация команд, передаваемых на исполнение в АЛУ

1. **Как выполняются команды с обращением в ОП в ядре многоядерного микропроцессора?**

* В функциональном блоке АЛУ, соответствующем типу выполняемой командой операцией
* Путем преобразования исходного кода в последовательности милликоманд со специальными милликомандами обращения в ОП
* С использованием отдельного блока обращений в ОП

1. **Что такое «условное исполнение команд» в конвейерном процессоре?**

* Исполнение команд в специальных блоках АЛУ
* Исполнение команд, следующих за командой условного перехода, без фиксации результата в регистровой и оперативной памяти
* Исполнение команд после фактического исполнения команды условного перехода
* Исполнение команд, предшествующих командам условного перехода

1. **Какие из перечисленных методов используются для ускорения работы ядра микропроцессора?**

* Конвейеризация
* Использование CISC системы команд
* Условное исполнение команд
* Внеочередное исполнение команд
* Уменьшение числа уровней конвейера

1. **Какие средства используются в многоядерных микропроцессорах для обмена между ядрами?**

* Интерфейс PCIe
* Кольцевая шина «point-to-point»
* Системная шина
* Северный мост